

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-170839

(43)Date of publication of application : 14.06.2002

(51)Int.Cl.

H01L 21/60

H01L 23/12

(21)Application number : 2000-366231

(71)Applicant : NEC CORP

(22)Date of filing : 30.11.2000

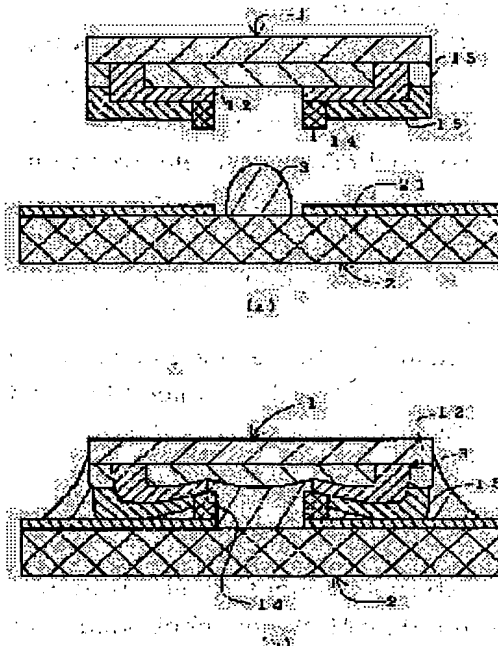
(72)Inventor : SHIINA TOSHINORI

## (54) SEMICONDUCTOR DEVICE, AND MANUFACTURING METHOD THEREOF, AND MOUNTING STRUCTURE AND MOUNTING METHOD THEREOF

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a semiconductor device and its manufacturing method that can prevent occurrences of damages due to mounting, with a low load and improve reliability in electrical connection in hot environment, and moreover, can efficiently produce fine pitch external connection electrodes, and to provide a mounting structure and its mounting method, in a flip chip mounting system.

**SOLUTION:** In the semiconductor device 1, fine pitch external connection electrodes 12 are formed with a laminated structure on the electrodes of a semiconductor chip 11, and are brought into contact and electrically connected with board wiring 21 keeping elastic deformation. Also the semiconductor device 1 comprises elastic layers 13, bumps 14 and protection layers 15.



### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**BEST AVAILABLE COPY**

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] The semiconductor device characterized by said external connection electrode contacting said connected electrode in the semiconductor device which has the external connection electrode electrically connected to the connected electrode of a carried object where elastic deformation is maintained.

[Claim 2] The semiconductor device with which said external connection electrode is characterized by carrying out laminating formation in a semiconductor device given in above-mentioned claim 1.

[Claim 3] The semiconductor device characterized by making the side-face configuration of said external connection electrode into the shape of L character in above-mentioned claim 1 or a semiconductor device given in 2.

[Claim 4] The semiconductor device characterized by having a flection at the top-face configuration of said external connection electrode in a semiconductor device given in either of above-mentioned claims 1-3.

[Claim 5] The semiconductor device characterized by forming a bump in either of above-mentioned claims 1-4 in the semiconductor device of a publication at said external connection electrode.

[Claim 6] The semiconductor device characterized by forming an elastic layer between said external connection electrodes and semiconductor chips in a semiconductor device given in either of above-mentioned claims 1-5.

[Claim 7] The semiconductor device characterized by forming in the inferior surface of tongue of said external connection electrode the protective coat which has insulation in a semiconductor device given in either of above-mentioned claims 1-6.

[Claim 8] The semiconductor device characterized by arranging said external connection electrode in either of above-mentioned claims 1-7 in the shape of an array in the semiconductor device of a publication.

[Claim 9] The semiconductor device with which two or more some or all of said external connection electrode are characterized by projecting in the direction of the inside or the direction of an outside of a semiconductor chip in a semiconductor device given in either of above-mentioned claims 1-8.

[Claim 10] The manufacture approach of the semiconductor device which is the manufacture approach of a semiconductor device of having the external connection electrode electrically connected to the connected electrode of the carried object with which it is formed in the semiconductor chip with which the electrode was formed, and said electrode, and a semiconductor device is carried by contacting where elastic deformation is maintained, and is characterized by to carry out laminating formation of said external connection electrode on the electrode of said semiconductor chip.

[Claim 11] By contacting the connected electrode of the carried object with which it is formed in the semiconductor chip with which the electrode was formed, and said electrode, and a semiconductor device is carried, where elastic deformation is maintained The process which is the manufacture approach of a semiconductor device of having the external connection electrode connected electrically, and carries out laminating formation of said external connection electrode at a mask, The manufacture approach of the semiconductor device characterized by having the process which connects said

external connection electrode with the electrode of said semiconductor chip electrically through a conductive ingredient.

[Claim 12] The mounting structure of the semiconductor device characterized by to have the connected electrode which is the mounting structure of a semiconductor device where of the semiconductor device was mounted in the carried object, and was formed in said carried object, the external connection electrode which is formed in the semiconductor chip of said semiconductor device, and contacts said connected electrode where elastic deformation is maintained, and by which laminating formation was carried out, and adhesion resin which pastes up said semiconductor device on said carried object.

[Claim 13] Mounting structure of the semiconductor device characterized by forming a bump in above-mentioned claim 12 in the mounting structure of the semiconductor device of a publication at least at one side of said connected electrode and an external connection electrode.

[Claim 14] Mounting structure of the semiconductor device characterized by forming the spacer for positioning the height direction of the semiconductor chip concerned between said semiconductor chip and a carried object in above-mentioned claim 12 or the mounting structure of a semiconductor device given in 13.

[Claim 15] By contacting the connected electrode of a carried object, where elastic deformation is maintained It is the mounting approach of a semiconductor device of mounting the semiconductor device which has the external connection electrode connected electrically in said carried object. The process which supplies beforehand the adhesion resin for pasting up said semiconductor device on said carried object and/or said semiconductor device with said carried object, The mounting approach of the semiconductor device characterized by including the process which stiffens said adhesion resin so that the external connection electrode of said semiconductor device may contact a connected electrode, where elastic deformation is maintained.

[Claim 16] The mounting approach of the semiconductor device characterized by using the shrinkage force at the time of said adhesion resin hardening in order to maintain said elastic deformation in the mounting approach of a semiconductor device given in above-mentioned claim 15.

---

[Translation done.]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] especially this invention improves the connection dependability of the external connection electrode in a flip chip mounting method about the mounting structure and its mounting approach of a semiconductor device, its manufacture approach, and a semiconductor device — making — further — an external connection electrode — detailed — it is related with the mounting structure and its mounting approach of the semiconductor device [—izing / a semiconductor device ], its manufacture approach, and a semiconductor device.

[0002]

[Description of the Prior Art] A flip chip mounting method is a mounting method which makes the electrode on the front face of a semiconductor chip carry out the face down of the semiconductor device with which the projection electrode (external connection electrode) was formed to the mounted bodies (for example, circuit board etc.), and connects electrically a projection electrode and the electrode (connected electrode) of the mounted body to it.

[0003] It miniaturizes, in the semiconductor device, the formation of many pins, and since high density assembly of a semiconductor device is further made possible, in the semiconductor device manufacturer etc., researches and developments are done briskly, for example, as for this flip chip mounting method, various techniques are indicated about the configuration of a projection electrode, the connection method of electrodes, etc. In addition, especially about detailed-ization of an external connection electrode, packaging density and the semiconductor device whose pitch of an external connection electrode is about 100 micrometers are put in practical use.

[0004] (Conventional example) For example, in JP,60-262430,A, the technique to which the external connection electrode and substrate electrode of a semiconductor device are connected electrically is indicated according to the shrinkage force of the resin which pastes up a semiconductor device on a substrate. This technique is explained with reference to a drawing. Drawing 13 shows the schematic diagram for explaining the semiconductor device in the conventional example, and its mounting approach, and (a) shows the sectional view [ sectional view / before mounting / (b) ] after mounting.

[0005] In this drawing (a), adhesion resin 120 to have formed the metal electrode 111 in the electrode on the front face of a semiconductor chip (not shown) as an external connection electrode, and form the substrate wiring 131 in the location where a substrate 130 corresponds with a metal electrode 111 as a connected electrode, and for a semiconductor device 110 paste up a semiconductor device 110 further is applied. In addition, adhesion resin 120 is resin of an ultraviolet curing mold or a heat-curing mold.

[0006] Moreover, in this drawing (b), alignment of the semiconductor device 110 is carried out so that the metal electrode 111 formed in the shape of a projection may contact the substrate wiring 131, and further, by carrying out a face down, a metal electrode 111 is pushed against the substrate wiring 131, and connects it electrically. In addition, since adhesion resin 120 will be extruded if a metal electrode 111 is pushed against the substrate wiring 131 though adhesion resin 120 exists between a metal electrode 111 and the substrate wiring 131 when the face down of the semiconductor device 110 is carried out, a metal electrode 111 is electrically connectable with the substrate wiring 131.

[0007] And a semiconductor device 110 is in the condition that the metal electrode 111 was pushed against the substrate wiring 131, and if adhesion resin 120 is hardened by heat or ultraviolet rays, adhesion resin 120 can contract and it can maintain the condition that the metal electrode 111 connected with the substrate wiring 131 electrically, according to this shrinkage force.

[0008]

[Problem(s) to be Solved by the Invention] However, since the height of a metal electrode 111 generally varies like C dimension shown in this drawing (a), and D dimension, in order that it may secure the electrical installation of all metal electrodes 111 and substrate wiring 131, in case it mounts, it pushed the metal electrode 111 against the substrate wiring 131 by big external force (load), carried out plastic deformation of the metal electrode 111, and has arranged the height of a metal electrode 111. For this reason, there was a problem of giving a damage to a semiconductor device 110 and the substrate wiring 131.

[0009] The semiconductor device 110 is pasted up on the substrate 130 with adhesion resin 120. Moreover, for example If a semiconductor device 110 energizes and temperature rises, adhesion resin 120 will carry out thermal expansion. the amount of expansion of adhesion resin 120, the amount of contraction of the difference's of amount of expansion of metal electrode 111 adhesion resin 120 at the time of hardening, and the elasticity stored in the metal electrode 111 — when it exceeded the sum total of a variation rate, the metal electrode 111 floated from the substrate wiring 131, and there was a

problem of it becoming impossible to connect electrically.

[0010] further — again — a semiconductor device 110 — the elasticity of a metal electrode 111 — since the variation rate was very small, when accelerated tests, such as a heat cycle test, were performed, the electric connection condition of a metal electrode 111 and the substrate wiring 131 became unstable, and there was a problem that connection dependability was missing.

[0011] In addition, the problem about the electric connection resulting from a different coefficient of linear expansion By adding or increasing the quantity of a silica to adhesion resin 120, make coefficient of linear expansion of adhesion resin 120 smaller than a metal coefficient of linear expansion, or or the elasticity stored in a metal electrode 111, if addition etc. carries out the silica of a thing solvable by increasing a variation rate The Young's modulus of adhesion resin 120 becomes large, the load to the semiconductor device and substrate at the time of adhesion resin 120 carrying out thermal expansion becomes large, and since the danger that a semiconductor device 110 and a substrate 130 will receive a damage increases as a result, addition etc. cannot carry out a silica easily.

[0012] since [ moreover, ] the configurations of the conventional metal electrode usually have the shape of a nodule, such as the shape of the shape of a ball, or a cylinder, — the elasticity of a metal electrode — it was difficult to increase a variation rate. Here, why it is difficult to increase elastic displacement of a metal electrode is explained with reference to a drawing.

[0013] Drawing 14 is the graph with which the relation between the load in the metal electrode when mounting the semiconductor device by the conventional technique and a variation rate was expressed typically. In this drawing, if external force is applied to a metal electrode with high height so that a metal electrode with low height may contact the substrate wiring 131, the metal electrode with this high height will be deformed plastically, and, generally will deform only OF variation rate (variation rate from zero point to F points).

[0014] here — OF variation rate of a metal electrode — the plasticity for OG variation rate — a variation rate and GF — the elasticity for a variation rate — it consists of a variation rate, and the great portion of deformation of a metal electrode is plastic deformation, and the rate of elastic deformation is small. moreover, the elasticity in which a nodule-like metal electrode is stored — since a variation rate (GF variation rate) is mostly decided with the metallic material to be used and the still more nearly usable metallic material as an electrode is limited — elasticity — it is difficult to increase a variation rate in practice.

[0015] Furthermore, since a semiconductor device meets the demand of small, lightweight-izing, and a cost cut, it had the problem that the pitch of an external connection electrode had to be able to produce efficiently the external connection electrode made detailed even if it was a \*\* pitch from about 100 micrometers, for example.

[0016] This invention is made that the above-mentioned problem should be solved, in a flip chip mounting method, can be mounted by the low load, and can prevent generating of a damage, and can raise the electric connection dependability under hot environments, and aims at the semiconductor device which can produce further the external connection electrode made detailed efficiently, its manufacture approach and the mounting structure, and offer of the mounting approach of a semiconductor device.

[0017] In addition, the technique of the semiconductor integrated circuit equipment which absorbs the stress which makes high density assembly possible and originates in the coefficient-of-linear-expansion difference of a semiconductor chip and a substrate by using the lead which has the flection which extended towards the inside of a semiconductor device in JP,6-37233,A, and was formed in the hollow condition, and is buffered as a technique relevant to the above-mentioned technical problem is indicated.

[0018] It is not difficult to make a lead crooked with a sufficient precision, although it is the technique which can absorb and buffer the stress resulting from a coefficient-of-linear-expansion difference, and when forming a rubber-like-elasticity object between a lead and a semiconductor chip side, structure cannot become more complicated, this technique has low productivity, when performing high density

assembly, it has the problem that where of detailed-izing of a lead is difficult, and cannot solve the above-mentioned technical problem further.

[0019]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, the semiconductor device according to claim 1 in this invention is considered as the configuration in which said external connection electrode contacts said connected electrode where elastic deformation is maintained in the semiconductor device which has the external connection electrode electrically connected to the connected electrode of a carried object.

[0020] thus — if it carries out, even if the mounted semiconductor device will carry out a temperature rise by energization etc. and adhesion resin will carry out thermal expansion — elasticity with a big external connection electrode — since the variation rate is stored, an external connection electrode and the connected electrode of a carried object can maintain a contact condition, and electric connection dependability improves as a result.

[0021] Invention according to claim 2 is considered as the configuration by which laminating formation of said external connection electrode was carried out in the semiconductor device given in above-mentioned claim 1.

[0022] If it does in this way, an external connection electrode is efficiently producible with a cheap manufacturing cost with sufficient dimensional accuracy while being able to respond to detailed-ization.

[0023] Invention according to claim 3 is considered as the configuration which made the side-face configuration of said external connection electrode the shape of L character in above-mentioned claim 1 or the semiconductor device given in 2.

[0024] thus — if it carries out — an external connection electrode — the variation rate of the vertical direction — receiving — big elasticity — a variation rate can be stored. That is, since dispersion in the flatness (KOPORA nullity) of each external connection electrode or a connected electrode is absorbed when an external connection electrode bends in case a semiconductor device is mounted, the external force which pushes a semiconductor device against a carried object can be reduced, and the danger of giving a damage to a semiconductor device and a carried object can be eliminated.

[0025] Invention according to claim 4 is considered as the configuration which has a flection at the top-face configuration of said external connection electrode in the semiconductor device given in either of above-mentioned claims 1-3.

[0026] thus — if it carries out — a variation rate with a horizontal external connection electrode — also receiving — big elasticity — a variation rate can be stored.

[0027] Invention according to claim 5 is considered as the configuration which formed the bump in either of above-mentioned claims 1-4 in the semiconductor device of a publication at said external connection electrode.

[0028] If it does in this way, even if it is a difficult case to form a bump in the connected electrode of a carried object, it can form a bump in an external connection electrode from a viewpoint of productivity, for example.

[0029] Invention according to claim 6 is considered as the configuration in which the elastic layer was formed between said external connection electrodes and semiconductor chips, in the semiconductor device given in either of above-mentioned claims 1-5.

[0030] Since an elastic layer will be contacted and the elastic force of an elastic layer will be added to the elastic force of an external connection electrode when an external connection electrode deforms upward if it does in this way, the elastic deformation stored in the load and external connection electrode when mounting a semiconductor device can be adjusted.

[0031] Invention according to claim 7 is considered as the configuration in which the protective coat which has insulation was formed on the inferior surface of tongue of said external connection electrode, in the semiconductor device given in either of above-mentioned claims 1-6.

[0032] If it does in this way, since an external connection electrode will not contact wiring etc. and

directly [ of a carried object ], generating short [ poor ] can be prevented and mounting of easy and high quality can be performed. Moreover, if a protective coat is formed with a spring material, the area to which an external connection electrode contacts adhesion resin decreases, and the factor which bars the elastic deformation of an external connection electrode can be eliminated. as the spacer which determines a semiconductor device and the location of the height direction of a carried object further again — a protective coat — it can also be used — the elasticity of an external connection electrode — a variation rate can be defined suitably.

[0033] Invention according to claim 8 is considered as the configuration in which said external connection electrode was arranged in the shape of an array in the semiconductor device given in either of above-mentioned claims 1-7.

[0034] If it does in this way, since an external connection electrode can be arranged in the shape of [ of for example, a  $n \times m$  train ( $n$  and  $m$  are the natural number) ] an array, it can respond to many pin-ization.

[0035] Invention according to claim 9 is considered as the configuration which two or more some or all of said external connection electrode projected in the direction of the inside or the direction of an outside of a semiconductor chip in the semiconductor device given in either of above-mentioned claims 1-8.

[0036] If it does in this way, the degree of freedom at the time of designing arrangement of the connected electrode of a carried lifter can be made to increase, and high density assembly of a semiconductor device can be realized as a result.

[0037] Moreover, invention of the manufacture approach of the semiconductor device according to claim 10 in this invention By contacting the connected electrode of the carried object with which it is formed in the semiconductor chip with which the electrode was formed, and said electrode, and a semiconductor device is carried, where elastic deformation is maintained It is the manufacture approach of a semiconductor device of having the external connection electrode connected electrically, and has considered as the approach of carrying out laminating formation of said external connection electrode on the electrode of said semiconductor chip.

[0038] thus, the external connection electrode made detailed when carried out — dimensional accuracy — good — and production — it is efficiently producible.

[0039] Moreover, invention of the manufacture approach of a semiconductor device according to claim 11 By contacting the connected electrode of the carried object with which it is formed in the semiconductor chip with which the electrode was formed, and said electrode, and a semiconductor device is carried, where elastic deformation is maintained It is the manufacture approach of a semiconductor device of having the external connection electrode connected electrically, and has considered as the approach of having on a mask the process which carries out laminating formation of said external connection electrode, and the process which connects said external connection electrode with the electrode of said semiconductor chip electrically through a conductive ingredient.

[0040] If it does in this way, the external connection electrode made detailed can be produced with sufficient productive efficiency with sufficient dimensional accuracy, and semiconductor chips can be exchanged further easily.

[0041] Moreover, invention of the mounting structure of the semiconductor device according to claim 12 in this invention The connected electrode which is the mounting structure of a semiconductor device where the semiconductor device was mounted in the carried object, and was formed in said carried object, It is formed in the semiconductor chip of said semiconductor device, and has considered as the configuration which has the external connection electrode which contacts said connected electrode where elastic deformation is maintained, and by which laminating formation was carried out, and adhesion resin which pastes up said semiconductor device on said carried object.

[0042] If it does in this way, it is fixed to a carried object with adhesion resin, and with the external connection electrode which carries out elastic deformation, the danger of giving a damage to a semiconductor device and a carried object is eliminated, and a semiconductor device can raise electric

connection dependability.

[0043] Invention according to claim 13 is considered as the configuration which formed the bump in above-mentioned claim 12 in the mounting structure of the semiconductor device of a publication at least at one side of said connected electrode and an external connection electrode.

[0044] If it does in this way, since laminating formation of the external connection electrode can be carried out horizontally, it can be managed even if it does not carry out laminating formation of the inclined external connection electrode, and productivity is improved.

[0045] Invention according to claim 14 is considered as the configuration which formed the spacer for positioning the height direction of the semiconductor chip concerned between said semiconductor chip and the carried object in above-mentioned claim 12 or the mounting structure of a semiconductor device given in 13.

[0046] thus — if it carries out, since the location of the height direction of a semiconductor device can be positioned with an easily and sufficient precision — the elasticity of an external connection electrode — a variation rate can be adjusted.

[0047] Moreover, invention of the mounting approach of the semiconductor device according to claim 15 in this invention By contacting the connected electrode of a carried object, where elastic deformation is maintained It is the mounting approach of a semiconductor device of mounting the semiconductor device which has the external connection electrode connected electrically in said carried object. The process which supplies beforehand the adhesion resin for pasting up said semiconductor device on said carried object and/or said semiconductor device with said carried object, The external connection electrode of said semiconductor device is made into the approach including the process which stiffens said adhesion resin so that a connected electrode may be contacted, where elastic deformation is maintained.

[0048] thus — if it carries out — an external connection electrode — a low load — elasticity — since a variation rate can be given and an external connection electrode and a connected electrode can be further connected in this condition, the danger of giving a damage to a semiconductor device and a carried object can be eliminated, and electric connection dependability can be raised.

[0049] Invention according to claim 16 is made into the approach using the shrinkage force at the time of said adhesion resin hardening in order to maintain said elastic deformation in the mounting approach of a semiconductor device given in above-mentioned claim 15.

[0050] If it does in this way, the pressurizer which pushes a semiconductor device against a carried object can be miniaturized, and the cost of a pressurizer can be cut down.

[0051]

[Embodiment of the Invention] Hereafter, the semiconductor device concerning this invention, its manufacture approach and the mounting structure, and each operation gestalt of the mounting approach of a semiconductor device are explained with reference to a drawing. First, the operation gestalt of the semiconductor device of this invention is explained.

[0052] "Semiconductor device" drawing 1 shows the outline enlarged drawing for explaining the operation gestalt of the semiconductor device in this invention, and (a) shows the sectional view for (d) to explain the second application for a sectional view for (b) to explain the external view of an external connection electrode, and for (c) explain the first application for a sectional view. In this drawing (a), 1 is a semiconductor device, in the direction shown by the drawing Nakaya mark X, where elastic deformation is maintained, it is considered as the configuration which has the external connection electrode 12 which contacts a connected electrode (not shown), and the external connection electrode 12 is further characterized by carrying out laminating formation.

[0053] Here, the external connection electrode 12 is in the condition which maintained elastic deformation, and connects a semiconductor device 1 electrically in contact with a connected electrode. that is, the external connection electrode 12 — elasticity — a variation rate — inside, since dispersion in the flatness (KOPORA nullity) of each external connection electrode or a connected electrode is



absorbed, in case a semiconductor device is mounted, the external force which pushes a semiconductor device against a carried object can be reduced, and the danger of giving a damage to a semiconductor device and a carried object can be eliminated.

[0054] Furthermore, if energization etc. is carried out, temperature will rise, the adhesion resin which has a bigger coefficient of linear expansion than an external connection electrode carries out thermal expansion of the semiconductor device 1 mounted in the carried object through adhesives, and the distance of a connected electrode and the electrode of a semiconductor chip spreads. however, elasticity with a bigger external connection electrode — a variation rate — storing — \*\*\*\* — the increment of the above-mentioned distance — elasticity — since it is absorbable with a variation rate, an external connection electrode and a connected electrode can maintain a contact condition, and can raise electric connection dependability as a result.

[0055] Moreover, the external connection electrode 12 is efficiently producible with a cheap manufacturing cost with sufficient dimensional accuracy while being able to respond to detailed-ization, since laminating formation is carried out so that it may mention later. In addition, as for the ingredient of the external connection electrode 12, metals, such as gold and aluminum, are usually used.

[0056] Here, as for the external connection electrode by which laminating formation is carried out, it is desirable that it is the detailed external connection electrode (the die length of the one half of a pitch usually serves as breadth of an external connection electrode.) whose pitch is 10 micrometers — 200 micrometers. This reason is that the location precision of the connected electrode on a carried object (a substrate is usually used.) and the loading precision of a semiconductor device serve as trouble, and it cannot mount a semiconductor device if a pitch becomes narrower than 10 micrometers, and is because an external connection electrode can be formed with a TAB lead etc. if a pitch exceeds 200 micrometers. Moreover, it is more desirable that it is the detailed external connection electrode whose pitch is 40 micrometers — 80 micrometers.

[0057] In addition, when the location precision of the connected electrode of a carried lifter and the loading precision of a semiconductor device improve, a lower limit is not limited to 10 micrometers, even if it is an external connection electrode whose pitch is 1 micrometer, it can be produced, and can attain miniaturization of a semiconductor device, and high-density-assembly-ization.

[0058] here, the external connection electrode 12 protruded on the horizontal direction of the external connection electrode 12, when it was good to have formed in the shape of L character as for the side face configuration and it did in this way — if it can project, it can consider that a part is the beam of end immobilization and other end freedom and a normal load acts on the free end, a beam will bend — as — the free end — the vertical direction — displace — big elasticity — a variation rate can be stored.

[0059] That is, since the point (free end) of the external connection electrode 12 can displace a semiconductor device 1 greatly in an elastic field When mounted, even if it does not carry out plastic deformation of the external connection electrode 12, dispersion in the flatness (KOPORA nullity) of each external connection electrode 12, and dispersion of a connected electrode (not shown) for example It can absorb with a variation rate (elasticity variation rate) 0 C, the force which is shown in drawing 2 and which pushes a semiconductor device 1 against carried objects, such as a substrate, can be reduced, and the danger of giving a damage to a semiconductor device 1 and a carried object can be eliminated.

[0060] Moreover, although it will originate in the coefficient-of-linear-expansion difference of the external connection electrode 12 and adhesion resin and the distance of a connected electrode and the electrode of a semiconductor chip will be changed if ambient temperature changes when filled up with adhesion resin etc. between a semiconductor device 1 and a carried object for example, DE shown in this drawing — since it can absorb with a variation rate (elasticity variation rate) and an external connection electrode and the connected electrode of a carried object can maintain a contact condition, electric connection dependability can be raised.

[0061] As shown in drawing 1 (b), the external connection electrode 12 moreover, die-length A in lobe part 12b to a horizontal direction usually It is desirable to form so that it may be 1.2 to 10 times the

die-length B in root Motobe part 12a. When larger [ if smaller than 1.2 times, elastic displacement cannot be stored greatly, and ] than 10 times, it is because neither formation of many pins nor high-density-assembly-ization can be attained, and it is more desirable to form so that it may become two to 5 times.

[0062] in addition, the elasticity which limits the side-face configuration of an external connection electrode to neither the above-mentioned configuration nor dimension relation, and is needed — die-length A, thickness, and breadth can be freely set up so that a variation rate can be secured. Moreover, it can consider as various configurations, for example, it is good also as the shape of the shape of J character, or a hook, and as shown in drawing 3 (a), it can form in the shape of inversion of T characters, and can also consider as the configuration to which both ends contact a connected electrode, in order to raise electrical installation dependability. Moreover, lobe part 12b is good also as a configuration which stuck the plate of the configuration where do not limit to tabular and the rib was prepared, a different ingredient, and/or a configuration.

[0063] moreover, horizontal fluctuation according [ an external connection electrode ] to the difference of the coefficient of linear expansion of a carried object (for example, substrate made of resin), and a semiconductor chip as shown in drawing 3 (b), when an external connection electrode is good for a top-face configuration to form flection 12c of the shape of a character of “\*\*” and it does in this way — a variation rate — receiving — big elasticity — a variation rate can be stored. in addition, the thing which limits the top-face configuration of an external connection electrode to the above-mentioned configuration — it is not — required elasticity — according to a variation rate, it can consider as various configurations, for example, is good also as the shape of the shape of S character, or a hook.

[0064] Next, the first application of the semiconductor device of this invention is explained.

(The first application) Semiconductor device 1b in the first application is considered as the configuration in which the elastic layer 13 was formed between a semiconductor chip 11 and lobe part 12b of the external connection electrode 12, as shown in drawing 1 (c).

[0065] If it does in this way, since the elastic layer 13 carries out a compression set in case the external connection electrode 12 carries out elastic deformation, the elastic force of the elastic layer 13 is also added and semiconductor device 1b mounted can adjust the elastic deformation stored in the load and the external connection electrode 12 when mounting. Therefore, since the contact planar pressure of the external connection electrode 12 and a bump 22 can be set up highly, electric connection dependability can be raised more. Moreover, although the polyimide resin (modulus of elasticity in tension = about 4500 MPa(s)) with which film production has moderate elastic force easily as an ingredient of the above-mentioned elastic layer 13 is suitable, it may not limit to this and, of course, other ingredients (epoxy resin etc.) may be used.

[0066] Next, the second application of the semiconductor device of this invention is explained.

(The second application) Semiconductor device 1c in the second application When it does in this way, having formed the bump 14 in the external connection electrode 12, and forming a bump in the connected electrode of a carried object, as shown in drawing 1 (d) for example Even if it is a difficult case from a viewpoint of productivity, since the configuration of the external connection electrode 12 can be simplified and the laminating formation of the lobe part 12b can specifically be carried out horizontally, a manufacturing cost can be reduced.

[0067] Moreover, if it is good preferably to form a bump 14 in the point of lobe part 12b of the external connection electrode 12 and does in this way, the external connection electrode 12 can store bigger elastic deformation.

[0068] If it is good also as a configuration in which the protective coat 15 which has insulation was formed on the inferior surface of tongue of the external connection electrode 12 and does in this way, since the external connection electrode 12 will not contact wiring etc. and directly [ of a carried object ], semiconductor device 1c can prevent generating short [ poor ], and can perform mounting of easy and high quality. Moreover, if a protective coat 15 is formed with a spring material, the area to which the

external connection electrode 12 contacts adhesion resin decreases, and the factor which bars the elastic deformation of the external connection electrode 12 can be eliminated. as the spacer which determines the location of the height direction of semiconductor device 1c and a carried object further again — a protective coat 15 — it can also be used — the elasticity of the external connection electrode 12 — a variation rate can be defined suitably.

[0069] In addition, although the polyimide resin with which film production has moderate elastic force easily as an ingredient of the above-mentioned protective coat 15 is suitable, it may not limit to this and, of course, other ingredients (epoxy resin etc.) may be used.

[0070] Moreover, if it is good for a semiconductor chip 11 also as a configuration made to arrange in the shape of an array and does in this way as the external connection electrode 12 is shown in drawing 4, many pin-ization of a semiconductor device is realizable. In addition, although the external connection electrode 12 is arranged in the shape of [ of a  $n \times m$  train ( $n$  and  $m$  are the natural number) ] an array, it is usually natural. [ of it being good also as other array configurations ] Moreover, the external connection electrode 12 is good also as a different configuration according to properties, such as a location of the connected electrode of a carried object, and a signal line, a ground line, etc.

[0071] In addition, the external connection electrode 12 is not what horizontal lobe part 12b limits to the configuration currently formed toward the inside of a semiconductor device. For example, lobe part 12b of the external connection electrode 12 arranged in the outside of a semiconductor chip 11 is made to project in the direction of an outside, as shown in drawing 5. If it is good to consider as the configuration which makes it project in the direction of the inside and lobe part 12b of the external connection electrode 12 arranged inside is carried out in this way, since the distance of a connected electrode can be detached, generating short [ poor ] can be prevented. Moreover, the design degree of freedom of a connected electrode can be enlarged, and high density assembly of a semiconductor device can be realized as a result.

[0072] Next, the operation gestalt of the manufacture approach of the semiconductor device in this invention is explained.

The manufacture approach of the semiconductor device of "manufacture approach of semiconductor device" this invention is the manufacture approach of a semiconductor device of having the external connection electrode connected electrically, and has made into the approach of carrying out laminating formation of the external connection electrode on the electrode of a semiconductor chip by contacting, where it was formed in the semiconductor chip with which the electrode was formed, and this electrode and elastic deformation is maintained to the connected electrode of a carried object. Here, laminating formation of the external connection electrode can be carried out by the electrolysis galvanizing method, the nonelectrolytic plating method, the sputtering method, etc., and it is explained with reference to a drawing about the manufacture approach of the semiconductor device by the nonelectrolytic plating method.

[0073] an expansion schematic diagram for drawing 6 to explain the manufacture approach of the semiconductor device concerning this invention — being shown — \*\*\*\* — (a) — the sectional view after the first mask formation — (b) — the sectional view after the first plating formation — in (c), (d) shows the sectional view after the second plating formation, and (e) shows the sectional view after mask removal for the sectional view after the second mask formation.

[0074] First, in this drawing (a), as the first mask 16 is formed in the part except the electrode (not shown) of the inferior surface of tongue of a semiconductor chip 11 (the first mask formation process), then it is shown in this drawing (b), laminating formation of the first plating 17 is carried out (the first plating formation process). Here, laminating formation of the root Motobe part 12a of the external connection electrode 12 is carried out by forming the first plating 17.

[0075] In addition, with the mask for catalyst adhesion (not shown), the catalyst has adhered on the opening side face of the first mask 16, and the electrode of a semiconductor chip 11, and dimensional accuracy can improve the first plating 17 laminating formation. Moreover, although the gold a plating

ingredient usually excels [ gold ] in conductivity is used, it does not limit to this and metals, such as aluminum, are usually used.

[0076] Then, in this drawing (c), as the second mask 18 is formed in the part except the field which forms a part for the horizontal lobe in the external connection electrode of the first mask 16 (the second mask formation process), then it is further shown in this drawing (d), laminating formation of the second plating 19 is carried out (the second plating formation process). Here, horizontal lobe part 12b of the external connection electrode 12 is formed by forming the second plating 19.

[0077] Next, as shown in this drawing (e), the first mask 16 and the second mask 17 are removed (mask removal process), and the external connection electrode 12 is formed in a semiconductor chip 11. thus, the external connection electrode 12 made detailed when carried out — dimensional accuracy — good — and production — it is efficiently producible. In addition, in case laminating formation of the second plating 19 shown in this drawing (d) is carried out, laminating formation of the part for a lobe with a horizontal external connection electrode can also be carried out by the spatter after forming the second mask 18 shown in this drawing (c). If it does in this way, precision can improve thickness of the second plating 17 more laminating formation.

[0078] Moreover, if it is good to consider as the manufacture approach of removing only the second mask 18 and does in this way, after carrying out laminating formation of the second plating 19 which uses the polyimide resin which has elasticity as an ingredient of the first mask 16, and is shown in this drawing (d), since the elastic layer 13 can be formed at the process which carries out laminating formation of the first mask 16, productivity can be raised.

[0079] The external connection electrode made detailed with the manufacture approach \*\*\*\* of this semiconductor device is producible with sufficient productive efficiency with sufficient dimensional accuracy. In addition, a protective coat 15 can be formed by the same approach as the second mask 18 shown in this drawing (c). Moreover, although not illustrated, the bump on the external connection electrode 12 can form with the galvanizing method, vacuum deposition, sputtering, a printing method of construction, etc.

[0080] Moreover, as it is not limited to the above-mentioned manufacture approach and shown in drawing 7, the semiconductor device in this invention can carry out laminating formation of the external connection electrode 12 separately from a semiconductor chip 11, and can manufacture it also by the approach of connecting this external connection electrode 12 to the electrode of a semiconductor chip 11 electrically using conductive ingredients (specifically: the conductive paste 32, electroconductive glue, etc.).

[0081] In this drawing (a), as first mask 16b is formed in the laminating plate 30 which consists of glass etc. (the first mask formation process), then it is shown in it in this drawing (b) according to the location of lobe part 12b of the external connection electrode 12, and a configuration, laminating formation of the first plating 17b is carried out (the first plating formation process). Here, laminating formation of the lobe part 12b of the external connection electrode 12 is carried out by forming first plating 17b.

[0082] Then, in this drawing (c), as second mask 18b is formed on first mask 16b and first plating 17b according to the location for root Motobe in an external connection electrode, and a configuration (the second mask formation process), then it is shown in this drawing (d), laminating formation of the second plating 19b is carried out (the second plating formation process). Here, root Motobe part 12a of the external connection electrode 12 is formed by forming second plating 19b.

[0083] Next, as shown in this drawing (e), a conductive ingredient (conductive paste 32) is minded [ 16b and 18b ] for the external connection electrode 12 by which laminating formation was carried out at the electrode (not shown) of root Motobe part 12a and/or a semiconductor chip 11. The external connection electrode 12 which becomes a semiconductor chip 11 from first plating 17b and second plating 19b is formed by connecting with the electrode of a semiconductor chip 11 electrically (connection process), and removing the laminating plate 30 further. If it does in this way, the external connection electrode made detailed can be produced with sufficient productive efficiency with sufficient dimensional accuracy,

and a semiconductor chip 11 can be exchanged further easily. In addition, the external connection electrode 12 can be more firmly connected to the electrode of a semiconductor chip 11 by applying adhesives on second mask 18b, and making it paste up with a semiconductor chip 11.

[0084] The semiconductor device in this invention can be manufactured also by the electric-field galvanizing method further again, as shown in drawing 8. First, in this drawing (a), as the first mask 16 is formed in the part except the electrode (not shown) of the inferior surface of tongue of a semiconductor chip 11 (the first mask formation process), then it is shown in this drawing (b), laminating formation of the first plating 17c is carried out (the first plating formation process). Here, the point is carrying out laminating formation of first plating 17c projected in the shape of a semi-sphere, i.e., the root Motobe part 12a of the external connection electrode 12, by the electric-field galvanizing method.

[0085] Then, in this drawing (c), as second mask 18c is formed in the part except the field which forms a part for the horizontal lobe in the external connection electrode of the first mask 16 (the second mask formation process), then it is further shown in this drawing (d), laminating formation of the second plating 19c is carried out (the second plating formation process). Here, horizontal lobe part 12b of the external connection electrode 12 is formed by forming second plating 19c.

[0086] Next, as shown in this drawing (e), first mask 16c and second mask 17c are removed (mask removal process), and the external connection electrode 12 is formed in a semiconductor chip 11. Thus, the external connection electrode 12 made detailed is producible with sufficient productive efficiency with sufficient dimensional accuracy also by the electric-field galvanizing method. Moreover, a side-face configuration can carry out laminating formation of the L character-like external connection electrode by forming in the semi-sphere-like configuration where the point of first plating 17c was projected from the first mask 16, and forming second mask 18c further, so that a part of spherical surface of first plating 17c may be covered.

[0087] Next, the operation gestalt of the mounting structure of the semiconductor device in this invention is explained.

"Mounting structure of semiconductor device" drawing 9 shows the outline enlarged drawing for explaining the operation gestalt of the mounting structure of the semiconductor device in this invention, and (a) shows the sectional view after (b) mounts a semiconductor device for the sectional view before carrying a semiconductor device.

[0088] In this drawing (b), the mounting structure of a semiconductor device is electrically connected with the substrate wiring 21 whose external connection electrode 12 of a semiconductor device 1 it is the mounting structure of a semiconductor device where the semiconductor device 1 was mounted in the substrate 2 which is a carried object, and is a connected electrode formed in the substrate 2, and the semiconductor chip 11 is considered as the configuration pasted up on the substrate 2 with adhesion resin 3.

[0089] Moreover, since 12b and root Motobe part 12a are in the condition which maintained elastic deformation and are in contact with the substrate wiring 21 through a bump 22 by the lobe, in case the external connection electrode 12 absorbs dispersion in the flatness (KOPORA nullity) of the external connection electrode 12 or bump 22 top face and mounts a semiconductor device 1, it can reduce the external force which pushes a semiconductor device 1 against a substrate 2, and can eliminate the danger give a damage to a semiconductor device 1 and a substrate 2. If it is good to form a bump 22 on the substrate wiring 21 preferably and does in this way, since laminating formation of the external connection electrode can be carried out horizontally, even if it does not carry out laminating formation of the external connection electrode with which the tip inclined, it can be managed here, and productivity is improved.

[0090] Moreover, although it will originate in the coefficient of linear expansion from which adhesives 3 and the external connection electrode 12 differ and the distance of a bump 22 and the electrode of a semiconductor chip 11 will be changed if an ambient temperature changes since the semiconductor device 1 is pasted up on the substrate 2 through adhesives 3 this fluctuation — a variation rate — the

elasticity of the external connection electrode 12 — since it absorbs with a variation rate, the external connection electrode 12 and a bump 22 can maintain a contact condition, and can raise electric connection dependability as a result.

[0091] Moreover, the detailed external connection electrode 12 with which a pitch is set to 100 micrometers or less can attain miniaturization of a semiconductor device 1, and high-density-assembly-ization, without giving a damage to a semiconductor device 1 and a substrate 2 by making the external connection electrode 12 contact a bump 22 to the junction which used soldering paste being technically difficult by making it connect electrically and joining a semiconductor chip 11 mechanically with adhesives 3.

[0092] moreover — if it is good to consider as the configuration which formed the spacer 23 between the semiconductor device 1 and the substrate 2 and does in this way, since the location of the height direction of a semiconductor device 1 can be positioned with an easily and sufficient precision — the elasticity of the external connection electrode 12 — a variation rate can be set up suitably. In addition, a spacer 23 may not be limited to this configuration, and may be arranged in the corner of a semiconductor device 1, respectively, for example, may form the stop section for positioning of a semiconductor device 1 etc. Moreover, a spacer 23 is good for a semiconductor device 1 or a substrate 2 also as structure attached beforehand.

[0093] (The first application of the mounting structure of a semiconductor device) The mounting structure of the semiconductor device in this invention again As shown in drawing 10 , when not the thing to limit to the above-mentioned structure but the semiconductor device 1 which has the elastic layer 13 can also be used and it does in this way, a semiconductor device 1 Since the elastic layer 13 also deforms in case the external connection electrode 12 carries out elastic deformation, the elastic force of the elastic layer 13 is also added to the elastic force of the external connection electrode 12, and the elastic deformation stored in the load and the external connection electrode 12 when mounting can be adjusted. Therefore, since the contact planar pressure of the external connection electrode 12 and a bump 22 can be set up highly, electric connection dependability can be raised more.

[0094] (The second application of the mounting structure of a semiconductor device) As shown in drawing 11 , the semiconductor device 1 which has the elastic layer 13, a bump 14, and a protective coat 15 can also be used again. In addition, in this mounting structure, since the bump 14 is formed on the external connection electrode 12, the bump has not been prepared in substrate wiring.

[0095] thus, fluctuation according [ if it carries out, the external connection electrode 12 will hardly contact adhesion resin 3 by the protective coat 15, but ] to the temperature rise of a semiconductor device — since it becomes the structure which is easy to carry out elastic deformation, without receiving the bad influence of adhesives 3 to a variation rate, it can connect with the substrate wiring 21 electrically more certainly, and connection dependability improves. Moreover, since the danger that the external connection electrode 12 will contact the substrate wiring 21 is eliminated by the protective coat 15, mounting becomes easy and the dependability over short [ of a semiconductor device / poor ] can be raised.

[0096] (The third application of the mounting structure of a semiconductor device) In addition, the mounting structure of the semiconductor device in this invention If it is good also as a configuration which forms a crevice 34 between the substrate wiring 21 which lobe part 12b of the external connection electrode 12 is made to project in the direction of an outside, and counters and does in this way as it has various applications, for example, is shown in drawing 12 Even if it does not prepare a bump in the external connection electrode 12 or the substrate wiring 21, the external connection electrode 12 can contact the substrate wiring 21, where elastic deformation is maintained. <BR> [0097] Next, the operation gestalt of the mounting approach of the semiconductor device in this invention is explained.

The mounting approach of the semiconductor device in "mounting approach of semiconductor device" this invention First, by contacting the substrate wiring 21 of a substrate 2, where elastic deformation is

maintained as shown in drawing 9 (a) It is the mounting approach of a semiconductor device of mounting the semiconductor device 1 which has the external connection electrode 12 connected electrically in a substrate 2, and the adhesion resin 3 for pasting up a semiconductor device 1 on a substrate 2 is first applied to a substrate 2 beforehand (adhesion resin spreading process).

[0098] Then, where elastic deformation is maintained, so that the external connection electrode 12 may contact the substrate wiring 21, for example, where external force (load) is applied to a semiconductor device 1, adhesion resin 3 is stiffened (adhesion process).

[0099] Here, where elastic deformation is carried out, the external connection electrode 12 connects it electrically in contact with a bump 22, while adhesion resin 3 can extend it, if alignment is carried out, a face down is carried out and a semiconductor device 1 is pushed against a substrate 2 so that the external connection electrode 12 may counter with a bump 22. thus — if it carries out — the elasticity of the external connection electrode 12 — since the substrate wiring 21 is connectable with the external connection electrode 12 within the limits of a variation rate (i.e., a low load), the danger of giving a damage to a semiconductor device 1 and a substrate 2 can be eliminated, and electric connection dependability can be raised.

[0100] In addition, when a semiconductor device 1 stiffens adhesion resin 3 as it is since it contacts adhesion resin 3 in case it is pushed against a substrate 2, it is fixed to a substrate 2. Moreover, the count to which adhesion resin 3 is supplied is good also as an approach of not limiting at once, and carrying out temporary adhesion, for example, performing a short check, and performing this adhesion only to an accepted product. Moreover, adhesives 3 are not limited to spreading of a up to [ a substrate 2 ], and it can apply to a semiconductor chip 11, or they can be applied to both a substrate 2 and the semiconductor chip 11.

[0101] Moreover, if it is good to use the shrinkage force generated as external force when adhesion resin 3 hardens and does in this way in case external force is applied to a semiconductor device 1, the pressurizer which pushes a semiconductor device 1 against a substrate 2 can be miniaturized, and the cost of a pressurizer can be cut down.

[0102] thus — according to [ this invention is effective also as the mounting approach of a semiconductor device, and ] this mounting approach — big elasticity — the semiconductor device which has the external connection electrode which can store a variation rate can be mounted by the approach excellent in productivity and quality.

[0103]

[Effect of the Invention] As explained above, according to the mounting structure and its mounting approach of the semiconductor device in this invention, its manufacture approach, and a semiconductor device, a semiconductor device By carrying out laminating formation, the external connection electrode in which big elastic displacement can be stored In case it mounts, absorb dispersion in an external connection electrode or bump height by the low load, can eliminate the danger of giving a damage to a substrate and a semiconductor device, and it sets after mounting further. Good electrical installation can be obtained to the variation rate of the electrode of a semiconductor chip and the connected electrode accompanying a temperature change. Moreover, since laminating formation can be carried out even if it is a detailed external connection electrode, the miniaturization of a semiconductor device, the formation of many pins, and high-density-assembly-ization are realizable.

---

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DESCRIPTION OF DRAWINGS

---

### [Brief Description of the Drawings]

[Drawing 1] Drawing 1 shows the outline enlarged drawing for explaining the operation gestalt of the semiconductor device in this invention; and (a) shows the sectional view for (d) to explain the second application for a sectional view for (b) to explain the external view of an external connection electrode, and for (c) explain the first application for a sectional view.

[Drawing 2] Drawing 2 is the graph with which the relation between the load in the metal electrode when mounting the semiconductor device in this invention and a variation rate was expressed typically.

[Drawing 3] Drawing 3 shows the outline enlarged drawing for explaining the application of the external connection electrode of the semiconductor device in this invention; and (a) shows the external view of the external connection electrode with which a side-face configuration has the external view of an inversion [ of T characters ]-like external connection electrode; and, as for (b), a top-face configuration has a reflection-like external connection electrode; and, as for (c), a bottom-face configuration has a protrusion-like external connection electrode.

[Drawing 4] Drawing 4 shows the outline expansion bottom view for explaining arrangement of the external connection electrode of the semiconductor in this invention.

[Drawing 5] Drawing 5 shows the outline expansion bottom view for explaining the protrusion direction for a lobe of the external connection electrode of the semiconductor in this invention.

[Drawing 6] an expansion schematic diagram for drawing 6 to explain the manufacture approach of the semiconductor device concerning this invention — being shown — \*\*\*\* — (a) — the sectional view after the first mask formation — (b) — the sectional view after the first plating formation — in (c), (d) shows the sectional view after the second plating formation; and (e) shows the sectional view after mask removal for the sectional view after the second mask formation.

[Drawing 7] an expansion schematic diagram for drawing 7 to explain the application of the manufacture approach of the semiconductor device concerning this invention — being shown — \*\*\*\* — (a) — the sectional view after the first mask formation — (b) — the sectional view after the first plating formation — in (c), (d) shows the sectional view after the second plating formation; and (e) shows the sectional view after mask removal for the sectional view after the second mask formation.

[Drawing 8] an expansion schematic diagram for drawing 8 to explain the application of the manufacture approach of the semiconductor device concerning this invention — being shown — \*\*\*\* — (a) — the sectional view after the first mask formation — (b) — the sectional view after the first plating formation — in (c), (d) shows the sectional view after the second plating formation; and (e) shows the sectional view after mask removal for the sectional view after the second mask formation.

[Drawing 9] Drawing 9 shows the outline enlarged drawing for explaining the operation gestalt of the mounting structure of the semiconductor device in this invention; and (a) shows the sectional view after (b) mounts a semiconductor device for the sectional view before carrying a semiconductor device.

[Drawing 10] Drawing 10 shows the outline enlarged drawing for explaining the first application of the mounting structure of the semiconductor device in this invention, and (a) shows the sectional view after (b) mounts a semiconductor device for the sectional view before carrying a semiconductor device.

[Drawing 11] Drawing 11 shows the outline enlarged drawing for explaining the second application of the mounting structure of the semiconductor device in this invention, and (a) shows the sectional view after (b) mounts a semiconductor device for the sectional view before carrying a semiconductor device.

[Drawing 12] Drawing 12 shows the outline enlarged drawing for explaining the third application of the



mounting structure of the semiconductor device in this invention, and (a) shows the sectional view after (b) mounts a semiconductor device for the sectional view before carrying a semiconductor device.

[Drawing 13] Drawing 13 shows the schematic diagram for explaining the semiconductor device in the conventional example, and its mounting approach, and (a) shows the sectional view [ sectional view / before mounting / (b) ] after mounting.

[Drawing 14] Drawing 14 is the graph with which the relation between the load in the metal electrode when mounting the semiconductor device by the conventional technique and a variation rate was expressed typically.

[Description of Notations]

- 1, 1b, 1c Semiconductor device
- 2 Substrate
- 3 Adhesion Resin
- 11 Semiconductor Chip
- 12 External Connection Electrode
- 12a A part for root Motobe
- 12b A part for a lobe
- 12c Flection
- 13 Elastic Layer
- 14 Bump
- 15 Protective Layer
- 16 16b The first mask
- 17, 17b, 17c The first plating
- 18, 18b, 18c The second mask
- 19, 19b, 19c The second plating
- 21 Substrate Wiring
- 22 Bump
- 23 Spacer
- 30 Laminating Plate
- 32 Conductive Paste
- 34 Crevice
- 110 Semiconductor Device
- 120 Adhesion Resin
- 130 Substrate
- 111 Metal Electrode
- 131 Substrate Wiring

---

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-170839

(P2002-170839A)

(43) 公開日 平成14年6月14日 (2002.6.14)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームコード* (参考)
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60	3 1 1 S 5 F 0 4 4
23/12	5 0 1	23/12	3 1 1 Q
		21/92	5 0 1 P
			6 0 2 G

審査請求 未請求 請求項の数16 O L (全 15 頁)

(21) 出願番号 特願2000-366231 (P2000-366231)

(22) 出願日 平成12年11月30日 (2000. 11. 30)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 椎名 俊典

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100086759

弁理士 渡辺 喜平

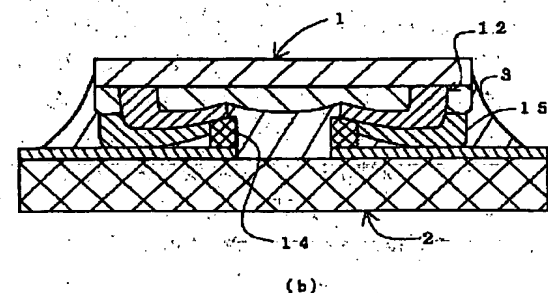
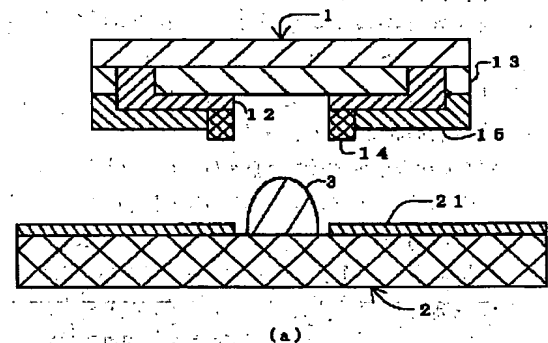
Fターム(参考) 5F044 LL15 LL17 QQ04 RR18

(54) 【発明の名称】 半導体装置とその製造方法及び半導体装置の実装構造とその実装方法

(57) 【要約】

【課題】 フリップチップ実装方式において、低荷重で実装を行いダメージの発生を防止し、かつ、高温環境下での電氣的な接続信頼性を高めることができ、さらに、微細化された外部接続電極を効率良く生産できる半導体装置とその製造方法及び半導体装置の実装構造とその実装方法の提供を目的とする。

【解決手段】 半導体装置1は、微細化された外部接続電極12が、半導体チップ11の電極上に積層形成され、弾性変形を維持した状態で、基板配線21と当接して電氣的に接続する。また、弾性層13、パンプ14及び保護層15を有している。



(2)

## 【特許請求の範囲】

【請求項1】 被搭載物の被接続電極に電気的に接続される外部接続電極を有する半導体装置において、前記外部接続電極が、弾性変形を維持した状態で前記被接続電極に当接することを特徴とする半導体装置。

【請求項2】 上記請求項1に記載の半導体装置において、前記外部接続電極が、積層形成されたことを特徴とする半導体装置。

【請求項3】 上記請求項1又は2に記載の半導体装置において、前記外部接続電極の側面形状を、L字状としたことを特徴とする半導体装置。

【請求項4】 上記請求項1～3のいずれかに記載の半導体装置において、前記外部接続電極の上面形状に、屈曲部を有することを特徴とする半導体装置。

【請求項5】 上記請求項1～4のいずれかに記載の半導体装置において、前記外部接続電極にバンプを形成したことを特徴とする半導体装置。

【請求項6】 上記請求項1～5のいずれかに記載の半導体装置において、前記外部接続電極と半導体チップとの間に、弾性層を形成したことを特徴とする半導体装置。

【請求項7】 上記請求項1～6のいずれかに記載の半導体装置において、前記外部接続電極の下面に、絶縁性を有する保護膜を形成したことを特徴とする半導体装置。

【請求項8】 上記請求項1～7のいずれかに記載の半導体装置において、前記外部接続電極が、アレイ状に配設されたことを特徴とする半導体装置。

【請求項9】 上記請求項1～8のいずれかに記載の半導体装置において、複数の前記外部接続電極の一部又は全部が、半導体チップの内側方向又は外側方向に突出したことを特徴とする半導体装置。

【請求項10】 電極が形成された半導体チップと、前記電極に形成され、かつ、半導体装置が搭載される被搭載物の被接続電極に、弾性変形を維持した状態で当接することにより、電気的に接続される外部接続電極とを有する半導体装置の製造方法であって、前記半導体チップの電極上に、前記外部接続電極を積層形成することを特徴とする半導体装置の製造方法。

【請求項11】 電極が形成された半導体チップと、前記電極に形成され、かつ、半導体装置が搭載される被搭載物の被接続電極に、弾性変形を維持した状態で当接することにより、電気的に接続される外部接続電極とを有する半導体装置の製造方法であって、マスクに前記外部接続電極を積層形成する工程と、

前記外部接続電極を、導電性材料を介して前記半導体チップの電極と電気的に接続する工程とを有することを特徴とする半導体装置の製造方法。

【請求項12】 半導体装置を被搭載物に実装した半導体装置の実装構造であって、

前記被搭載物に形成された被接続電極と、前記半導体装置の半導体チップに形成され、弾性変形を維持した状態で前記被接続電極と当接する、積層形成された外部接続電極と、

前記半導体装置を前記被搭載物に接着させる接着樹脂とを有することを特徴とする半導体装置の実装構造。

【請求項13】 上記請求項12に記載の半導体装置の実装構造において、前記被接続電極と外部接続電極の少なくとも一方に、バンプを形成したことを特徴とする半導体装置の実装構造。

【請求項14】 上記請求項12又は13に記載の半導体装置の実装構造において、

前記半導体チップと被搭載物の間に、当該半導体チップの高さ方向の位置決めを行なうためのスペーサを設けたことを特徴とする半導体装置の実装構造。

【請求項15】 被搭載物の被接続電極に、弾性変形を維持した状態で当接することにより、電気的に接続される外部接続電極を有する半導体装置を、前記被搭載物に実装する半導体装置の実装方法であって、

前記被搭載物及び／又は前記半導体装置に、前記半導体装置を前記被搭載物と接着させるための接着樹脂をあらかじめ供給する工程と、

前記半導体装置の外部接続電極が、弾性変形を維持した状態で被接続電極と当接するように、前記接着樹脂を硬化させる工程とを含むことを特徴とする半導体装置の実装方法。

【請求項16】 上記請求項15に記載の半導体装置の実装方法において、

前記弾性変形を維持するために、前記接着樹脂が硬化する際の収縮力を利用したことを特徴とする半導体装置の実装方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体装置とその製造方法及び半導体装置の実装構造とその実装方法に関し、特に、フリップチップ実装方式における外部接続電極の接続信頼性を向上させ、さらに、外部接続電極を微細化可能な半導体装置とその製造方法及び半導体装置の実装構造とその実装方法に関する。

## 【0002】

【従来の技術】フリップチップ実装方式は、半導体チップ表面の電極に突起電極（外部接続電極）の形成された半導体装置を、被実装体（たとえば、回路基板など）に対してフェイスダウンさせ、突起電極と被実装体の電極

(3)

(被接続電極)を電氣的に接続させる実装方式である。

【0003】このフリップチップ実装方式は、半導体装置を多ピン化、小型化し、さらに、半導体装置の高密度実装を可能とすることから、半導体装置メーカー等において盛んに研究開発が行われており、たとえば、突起電極の形状や電極どうしの接続方法などについて様々な技術が開示されている。なお、実装密度、特に、外部接続電極の微細化については、外部接続電極のピッチが約100 $\mu$ mの半導体装置が実用化されている。

【0004】(従来例)たとえば、特開昭60-262430号において、半導体装置を基板に接着させる樹脂の収縮力により、半導体装置の外部接続電極と基板電極を電氣的に接続させる技術が開示されている。この技術について、図面を参照して説明する。図13は、従来例における半導体装置とその実装方法を説明するための概略図を示しており、(a)は実装前における断面図を、(b)は実装後における断面図を示している。

【0005】同図(a)において、半導体装置110は、半導体チップ表面の電極(図示せず)に、外部接続電極として金属電極111が形成してあり、また、基板130は、金属電極111と対応する位置に、被接続電極として基板配線131が形成され、さらに、半導体装置110を接着するための接着樹脂120が塗布してある。なお、接着樹脂120は、紫外線硬化型もしくは熱硬化型の樹脂である。

【0006】また、同図(b)において、半導体装置110は、突起状に形成された金属電極111が基板配線131と当接するように位置合わせされ、さらに、フェイスダウンされることにより、金属電極111が、基板配線131に押しつけられ電氣的に接続する。なお、半導体装置110がフェイスダウンされるときに、金属電極111と基板配線131との間に接着樹脂120が存在していたとしても、金属電極111が基板配線131に押しつけられると、接着樹脂120が押し出されるため、金属電極111は、基板配線131と電氣的に接続することができる。

【0007】そして、半導体装置110は、金属電極111が基板配線131に押しつけられた状態で、接着樹脂120が熱または紫外線により硬化されると、接着樹脂120が収縮し、この収縮力により、金属電極111が基板配線131と電氣的に接続した状態を維持することができる。

【0008】

【発明が解決しようとする課題】しかしながら、金属電極111の高さは、一般的に、たとえば、同図(a)に示すC寸法とD寸法のようにばらつくので、全ての金属電極111と基板配線131との電氣的接続を確保するため、実装する際に、金属電極111を基板配線131に大きな外力(荷重)で押しつけて、金属電極111を塑性変形させて金属電極111の高さをそろえている。

このため、半導体装置110及び基板配線131へダメージを与えるといった問題があった。

【0009】また、半導体装置110は、接着樹脂120により基板130に接着されており、たとえば、半導体装置110が通電されて温度が上昇すると、接着樹脂120が熱膨張し、接着樹脂120の膨張量と金属電極111の膨張量の差が、硬化時における接着樹脂120の収縮量と金属電極111に蓄えられた弾性変位の合計を上回ると、金属電極111が基板配線131から浮いてしまい、電氣的に接続できなくなるといった問題があった。

【0010】さらにまた、半導体装置110は、金属電極111の弾性変位が極めて小さいことから、温度サイクル試験等の加速試験を行うと、金属電極111と基板配線131の電氣的な接続状態が不安定になり、接続信頼性に欠けるといった問題があった。

【0011】なお、異なる線膨張係数に起因する電氣的な接続に関する問題は、接着樹脂120にシリカを添加または増量することにより、接着樹脂120の線膨張係数を金属の線膨張係数より小さくしたり、あるいは、金属電極111に蓄える弾性変位を増やすことにより解決することができるものの、シリカを添加などと、接着樹脂120のヤング率が大きくなり、接着樹脂120が熱膨張した際の半導体装置と基板への負荷が大きくなり、結果的に、半導体装置110や基板130がダメージを受ける危険性が増すので、安易にシリカを添加などすることはできない。

【0012】また、従来の金属電極の形状は、通常、球状や円筒状などの団塊状であるため、金属電極の弾性変位を増やすことは困難であった。ここで、金属電極の弾性変位を増やすことが困難である理由について、図面を参照して説明する。

【0013】図14は、従来技術による半導体装置を実装したときの金属電極における荷重と変位の関係を模式的に表したグラフである。同図において、高さの低い金属電極が、基板配線131と当接するように、高さの高い金属電極に外力を加えると、この高さの高い金属電極は塑性変形して、一般的に、OF変位(0点からF点までの変位)だけ変形する。

【0014】ここで、金属電極のOF変位は、OG変位分の塑性変位とGF変位分の弾性変位とからなっており、金属電極の変形の大部分は塑性変形であり、弾性変形の割合は小さい。また、団塊状の金属電極は、蓄えられる弾性変位(GF変位)が、使用する金属材料によりほぼ決まってしまう、さらに、電極として使用可能な金属材料が限定されるので、弾性変位を増やすことは実際上困難である。

【0015】さらに、半導体装置は、小型、軽量化およびコストダウンの要求に応えるものでなければならないので、たとえば、外部接続電極のピッチが約100 $\mu$ m

(4)

5

より狭ピッチであっても、微細化された外部接続電極を、効率良く生産できなければならないといった問題があった。

【0016】本発明は、上記の問題を解決すべくなされたものであり、フリップチップ実装方式において、低荷重で実装を行いダメージの発生を防止し、かつ、高温環境下での電気的な接続信頼性を高めることができ、さらに、微細化された外部接続電極を効率良く生産できる半導体装置とその製造方法及び半導体装置の実装構造とその実装方法の提供を目的とする。

【0017】なお、上記課題に関連する技術として、たとえば、特開平6-37233号において、半導体装置の内側に向けて延在され、かつ、中空状態に形成された屈曲部を有するリードを用いることにより、高密度実装を可能とし、かつ、半導体チップと基板との線膨張係数差に起因する応力を吸収、緩衝する半導体集積回路装置の技術が開示されている。

【0018】この技術は、線膨張係数差に起因する応力を吸収、緩衝することができる技術ではあるものの、リードを精度良く屈曲させることが難しく、また、リードと半導体チップ面の間にゴム状弾性体を形成する場合、構造がより複雑となってしまう生産性が低く、さらに、高密度実装を行う上で、リードの微細化が困難であるといった問題があり、上記課題を解決することはできない。

【0019】

【課題を解決するための手段】上記目的を達成するために、本発明における請求項1記載の半導体装置は、被搭載物の被接続電極に、電気的に接続される外部接続電極を有する半導体装置において、前記外部接続電極が、弾性変形を維持した状態で前記被接続電極と当接する構成としてある。

【0020】このようにすると、実装された半導体装置が通電などにより温度上昇して、接着樹脂が熱膨張しても、外部接続電極が大きな弾性変位を蓄えているので、外部接続電極と被搭載物の被接続電極が接触状態を維持でき、結果的に、電気的な接続信頼性が向上する。

【0021】請求項2記載の発明は、上記請求項1に記載の半導体装置において、前記外部接続電極が、積層形成された構成としてある。

【0022】このようにすると、外部接続電極は、微細化に対応できるとともに、寸法精度良くかつ廉価な製造コストで効率良く生産することができる。

【0023】請求項3記載の発明は、上記請求項1又は2に記載の半導体装置において、前記外部接続電極の側面形状を、L字状とした構成としてある。

【0024】このようにすると、外部接続電極が、上下方向の変位に対して、大きな弾性変位を蓄えることができる。つまり、半導体装置を実装する際に、外部接続電極が撓むことにより、各外部接続電極や被接続電極の平

6

面度（コボラナリティー）のばらつきを吸収するので、半導体装置を被搭載物に押しつける外力を低減でき、半導体装置や被搭載物にダメージを与える危険性を排除できる。

【0025】請求項4記載の発明は、上記請求項1～3のいずれかに記載の半導体装置において、前記外部接続電極の上面形状に、屈曲部を有する構成としてある。

【0026】このようにすると、外部接続電極が、水平方向の変位に対しても、大きな弾性変位を蓄えることができる。

【0027】請求項5記載の発明は、上記請求項1～4のいずれかに記載の半導体装置において、前記外部接続電極にバンプを形成した構成としてある。

【0028】このようにすると、たとえば、被搭載物の被接続電極にバンプを形成することが、生産性の観点から困難な場合であっても、外部接続電極にバンプを形成できる。

【0029】請求項6記載の発明は、上記請求項1～5のいずれかに記載の半導体装置において、前記外部接続電極と半導体チップとの間に、弾性層を形成した構成としてある。

【0030】このようにすると、外部接続電極が上方向に変形した際弾性層と当接して、弾性層の弾性力が、外部接続電極の弾性力に付加されるので、半導体装置を実装するときの荷重および外部接続電極に蓄えられる弾性変形量を調節することができる。

【0031】請求項7記載の発明は、上記請求項1～6のいずれかに記載の半導体装置において、前記外部接続電極の下面に、絶縁性を有する保護膜を形成した構成としてある。

【0032】このようにすると、外部接続電極が被搭載物の配線などと直接接触しないので、ショート不良の発生を防ぎ、容易かつ高品質の実装を行なうことができる。また、保護膜を弾性材料で形成すると、外部接続電極が接着樹脂と接触する面積が減り、外部接続電極の弾性変形を妨げる要因を排除できる。さらにまた、半導体装置と被搭載物の高さ方向の位置を決めるスペーサとして、保護膜を使用することもでき、外部接続電極の弾性変位を好適に定めることができる。

【0033】請求項8記載の発明は、上記請求項1～7のいずれかに記載の半導体装置において、前記外部接続電極が、アレイ状に配設された構成としてある。

【0034】このようにすると、外部接続電極を、たとえば、 $n \times m$ 列（ $n$ 、 $m$ は自然数）のアレイ状に配設できるので、多ピン化に対応することができる。

【0035】請求項9記載の発明は、上記請求項1～8のいずれかに記載の半導体装置において、複数の前記外部接続電極の一部又は全部が、半導体チップの内側方向又は外側方向に突出した構成としてある。

【0036】このようにすると、被搭載物上の被接続電

(5)

極の配置を設計する際の自由度を増加させることができ、結果的に、半導体装置の高密度実装を実現することができる。

【0037】また、本発明における請求項10記載の半導体装置の製造方法の発明は、電極が形成された半導体チップと、前記電極に形成され、かつ、半導体装置が搭載される被搭載物の被接続電極に、弾性変形を維持した状態で当接することにより、電気的に接続される外部接続電極とを有する半導体装置の製造方法であって、前記半導体チップの電極上に、前記外部接続電極を積層形成する方法としてある。

【0038】このようにすると、微細化された外部接続電極を、寸法精度良く、かつ、生産効率良く生産できる。

【0039】また、請求項11記載の半導体装置の製造方法の発明は、電極が形成された半導体チップと、前記電極に形成され、かつ、半導体装置が搭載される被搭載物の被接続電極に、弾性変形を維持した状態で当接することにより、電気的に接続される外部接続電極とを有する半導体装置の製造方法であって、マスクに前記外部接続電極を積層形成する工程と、前記外部接続電極を、導電性材料を介して前記半導体チップの電極と電気的に接続する工程とを有する方法としてある。

【0040】このようにすると、微細化された外部接続電極を、寸法精度良く、かつ、生産効率良く生産でき、さらに、半導体チップを容易に交換することができる。

【0041】また、本発明における請求項12記載の半導体装置の実装構造の発明は、半導体装置を被搭載物に実装した半導体装置の実装構造であって、前記被搭載物に形成された被接続電極と、前記半導体装置の半導体チップに形成され、弾性変形を維持した状態で前記被接続電極と当接する、積層形成された外部接続電極と、前記半導体装置を前記被搭載物に接着させる接着樹脂とを有する構成としてある。

【0042】このようにすると、半導体装置は、接着樹脂により被搭載物に固定され、かつ、弾性変形する外部接続電極により、半導体装置や被搭載物にダメージを与える危険性が排除され、また、電気的な接続信頼性を高めることができる。

【0043】請求項13記載の発明は、上記請求項12に記載の半導体装置の実装構造において、前記被接続電極と外部接続電極の少なくとも一方に、バンプを形成した構成としてある。

【0044】このようにすると、外部接続電極を水平方向に積層形成することができるので、傾斜した外部接続電極を積層形成しなくても済み、生産性が改善される。

【0045】請求項14記載の発明は、上記請求項12又は13に記載の半導体装置の実装構造において、前記半導体チップと被搭載物の間に、当該半導体チップの高さ方向の位置決めを行なうためのスペーサを設けた構成

としてある。

【0046】このようにすると、半導体装置の高さ方向の位置を、容易かつ精度良く位置決めできるので、外部接続電極の弾性変位を調整することができる。

【0047】また、本発明における請求項15記載の半導体装置の実装方法の発明は、被搭載物の被接続電極に、弾性変形を維持した状態で当接することにより、電気的に接続される外部接続電極を有する半導体装置を、前記被搭載物に実装する半導体装置の実装方法であって、前記被搭載物及び／又は前記半導体装置に、前記半導体装置を前記被搭載物と接着させるための接着樹脂をあらかじめ供給する工程と、前記半導体装置の外部接続電極が、弾性変形を維持した状態で被接続電極と当接するように、前記接着樹脂を硬化させる工程とを含む方法としてある。

【0048】このようにすると、外部接続電極に低荷重で弾性変位を与えることができ、さらに、この状態で外部接続電極と被接続電極を接続することができるので、半導体装置や被搭載物にダメージを与える危険性を排除し、また、電気的な接続信頼性を高めることができる。

【0049】請求項16記載の発明は、上記請求項15に記載の半導体装置の実装方法において、前記弾性変形を維持するために、前記接着樹脂が硬化する際の収縮力を利用した方法としてある。

【0050】このようにすると、半導体装置を被搭載物に押しつける加圧装置を小型化でき、また、加圧装置をコストダウンすることができる。

【0051】

【発明の実施の形態】以下、本発明に係る半導体装置とその製造方法及び半導体装置の実装構造とその実装方法の各実施形態について、図面を参照して説明する。先ず、本発明の半導体装置の実施形態について説明する。

【0052】「半導体装置」図1は、本発明における半導体装置の実施形態を説明するための概略拡大図を示しており、(a)は断面図を、(b)は外部接続電極の外観図を、(c)は第一応用例を説明するための断面図を、(d)は第二応用例を説明するための断面図を示している。同図(a)において、1は半導体装置であり、図中矢印Xで示す方向に弾性変形を維持した状態で被接続電極(図示せず)と当接する外部接続電極12を有する構成としてあり、さらに、外部接続電極12が、積層形成されたことを特徴とする。

【0053】ここで、半導体装置1は、外部接続電極12が弾性変形を維持した状態で、被接続電極と当接し電気的に接続する。つまり、外部接続電極12は、弾性変位内で、各外部接続電極や被接続電極の平面度(コ-planarity)のばらつきを吸収するので、半導体装置を実装する際に、半導体装置を被搭載物に押しつける外力を低減でき、半導体装置や被搭載物にダメージを与える危険性を排除できる。

(6)

9

【0054】さらに、接着剤を介して被搭載物に実装された半導体装置1は、通電等されると温度が上昇し、外部接続電極よりも大きな線膨張係数を有する接着樹脂が熱膨張し、被接続電極と半導体チップの電極との距離が広がる。しかし、外部接続電極が、より大きな弾性変位を蓄えており上記距離の増加分を弾性変位で吸収できるので、外部接続電極と被接続電極が接触状態を維持でき、結果的に、電気的な接続信頼性を向上させることができる。

【0055】また、外部接続電極12は、後述するように積層形成されるので、微細化に対応できるとともに、寸法精度良くかつ廉価な製造コストで効率良く生産することができる。なお、外部接続電極12の材料は、通常、金やアルミニウムなどの金属が使用される。

【0056】ここで、積層形成される外部接続電極は、ピッチが $10\mu\text{m}$ ～ $200\mu\text{m}$ の微細な外部接続電極（通常、ピッチの半分の長さが外部接続電極の横幅となる。）であることが好ましい。この理由は、ピッチが $10\mu\text{m}$ より狭くなると、被搭載物（通常、基板が用いられる。）上の被接続電極の位置精度や半導体装置の搭載精度が支障となり、半導体装置を実装できないからであり、また、ピッチが $200\mu\text{m}$ を超えると、TABリードなどで外部接続電極を形成することができるからである。また、ピッチが $40\mu\text{m}$ ～ $80\mu\text{m}$ の微細な外部接続電極であることがより好ましい。

【0057】なお、被搭載物上の被接続電極の位置精度や半導体装置の搭載精度が向上した場合、下限値は $10\mu\text{m}$ に限定されるものではなく、たとえば、ピッチが $1\mu\text{m}$ の外部接続電極であっても生産することができ、半導体装置の小型化、高密度実装化を図ることができる。

【0058】ここで、外部接続電極12は、側面形状がL字状に形成するとよく、このようにすると、外部接続電極12の水平方向に突設された突出部分は、一端固定かつ他端自由の梁とみなすことができ、自由端に垂直荷重が作用すると、梁が撓むように自由端が上下方向に変位して、大きな弾性変位を蓄えることができる。

【0059】つまり、半導体装置1は、外部接続電極12の先端部（自由端）が、弾性領域内で大きく変位することができるので、実装するときに、外部接続電極12を塑性変形させなくても、各外部接続電極12の平面度（コボラナリティー）のばらつきや被接続電極（図示せず）のばらつきを、たとえば、図2に示すOC変位（弾性変位）で吸収でき、半導体装置1を基板などの被搭載物に押しつける力を低減でき、半導体装置1や被搭載物にダメージを与える危険性を排除できる。

【0060】また、半導体装置1と被搭載物の間に接着樹脂などを充填した場合、周囲温度が変化すると、外部接続電極12と接着樹脂との線膨張係数差に起因して被接続電極と半導体チップの電極との距離が変動するが、たとえば、同図に示すDE変位（弾性変位）で吸収で

10

き、外部接続電極と被搭載物の被接続電極が接触状態を維持できるので、電気的な接続信頼性を高めることができる。

【0061】また、外部接続電極12は、通常、図1（b）に示すように、水平方向への突出部分12bにおける長さAを、根元部分12aにおける長さBの1.2～10倍となるように形成することが好ましく、1.2倍より小さいと弾性変位を大きく蓄えることができず、また、10倍より大きいと多ピン化や高密度実装化が図れないためであり、2～5倍となるように形成することがより好ましい。

【0062】なお、外部接続電極の側面形状は、上記形状や寸法関係に限定するものではなく、必要とする弾性変位を確保できるように、長さA、厚さ及び横幅を自由に設定できる。また、様々な形状とすることができ、たとえば、J字状や鉤状としてもよく、電気的接続信頼性を高める目的で、図3（a）に示すように、逆さT字状に形成し、両端部が被接続電極と当接する構成とすることもできる。また、突出部分12bは、板状に限定するものではなく、リブを設けた形状、異なる材料及び／又は形状の板を貼り合わせた形状としてもよい。

【0063】また、図3（b）に示すように、外部接続電極は、上面形状に、たとえば、“く”の字状の屈曲部12cを形成するとよく、このようにすると、外部接続電極は、被搭載物（たとえば、樹脂製基板）と半導体チップの線膨張係数の差による水平方向の変動変位に対して、大きな弾性変位を蓄えることができる。なお、外部接続電極の上面形状は、上記形状に限定するものではなく、必要な弾性変位に応じて、様々な形状とすることができ、たとえば、S字状や鉤状としてもよい。

【0064】次に、本発明の半導体装置の第一応用例について説明する。

（第一応用例）第一応用例における半導体装置1bは、図1（c）に示すように、半導体チップ11と外部接続電極12の突出部分12bとの間に、弾性層13を形成した構成としてある。

【0065】このようにすると、実装される半導体装置1bは、外部接続電極12が弾性変形する際、弾性層13が圧縮変形するので、弾性層13の弾性力も付加され、実装するときの荷重および外部接続電極12に蓄えられる弾性変形を調節することができる。したがって、外部接続電極12とパンプ22の接触面圧を高く設定することができるので、電気的な接続信頼性をより向上させることができる。また、上記弾性層13の材料として、たとえば、製膜が容易であり、かつ、適度な弾性力を有するポリイミド樹脂（引張弾性率＝約4500MPa）が好適であるが、これに限定するものではなく、他の材料（エポキシ樹脂など）を用いても良いことは勿論である。

【0066】次に、本発明の半導体装置の第二応用例に

(7)

11

ついて説明する。

【第二応用例】第二応用例における半導体装置1cは、図1(d)に示すように、外部接続電極12にバンプ14を形成してあり、このようにすると、被搭載物の被接続電極にバンプを形成することが、たとえば、生産性の観点から困難な場合であっても、外部接続電極12の形状を単純化でき、具体的には、突出部分12bを水平方向に積層形成できるので、製造コストを低減できる。

【0067】また、好ましくは、バンプ14を外部接続電極12の突出部分12bの先端部に形成するとよく、このようにすると、外部接続電極12は、より大きな弾性変形を蓄えることができる。

【0068】半導体装置1cは、外部接続電極12の下面に、絶縁性を有する保護膜15を形成した構成としてもよく、このようにすると、外部接続電極12が被搭載物の配線などと直接接しないので、ショート不良の発生を防ぎ、容易かつ高品質の実装を行なうことができる。また、保護膜15を弾性材料で形成すると、外部接続電極12が接着樹脂と接触する面積が減り、外部接続電極12の弾性変形を妨げる要因を排除できる。さらにまた、半導体装置1cと被搭載物の高さ方向の位置を決めるスペーサとして、保護膜15を使用することもでき、外部接続電極12の弾性変位を好適に定めることができる。

【0069】なお、上記保護膜15の材料として、たとえば、製膜が容易であり、かつ、適度な弾性力を有するポリイミド樹脂が好適であるが、これに限定するものではなく、他の材料（エポキシ樹脂など）を用いても良いことは勿論である。

【0070】また、外部接続電極12は、図4に示すように、半導体チップ11にアレイ状に配設させる構成としてもよく、このようにすると、半導体装置の多ピン化を実現することができる。なお、外部接続電極12は、通常、 $n \times m$ 列（ $n, m$ は自然数）のアレイ状に配設されるが、その他の配列形状としてもよいことは勿論である。また、外部接続電極12は、被搭載物の被接続電極の位置やシグナルライン、グランドライン等の特性などに応じて、異なる形状としてもよい。

【0071】なお、外部接続電極12は、水平方向の突出部分12bが、半導体装置の内側に向かって形成されている形状に限定するものではなく、たとえば、図5に示すように、半導体チップ11の外側に配設する外部接続電極12の突出部分12bを外側方向に突出させ、内側に配設する外部接続電極12の突出部分12bを内側方向に突出させる構成とするとよく、このようにすると、被接続電極の距離を離すことができるので、ショート不良の発生を防止することができる。また、被接続電極の設計自由度を大きくすることができ、結果的に、半導体装置の高密度実装を実現することができる。

【0072】次に、本発明における半導体装置の製造方

12

法の実施形態について説明する。

「半導体装置の製造方法」本発明の半導体装置の製造方法は、電極が形成された半導体チップと、この電極に形成され、かつ、被搭載物の被接続電極に、弾性変形を維持した状態で当接することにより、電気的に接続される外部接続電極とを有する半導体装置の製造方法であって、半導体チップの電極上に、外部接続電極を積層形成する方法としてある。ここで、外部接続電極は、電解めっき法、無電解めっき法及びスパッタリング法などにより積層形成することができ、無電解めっき法による半導体装置の製造方法について、図面を参照して説明する。

【0073】図6は、本発明に係る半導体装置の製造方法を説明するための拡大概略図を示しており、(a)は第一マスク形成後の断面図を、(b)は第一めっき形成後の断面図を、(c)は第二マスク形成後の断面図を、(d)は第二めっき形成後の断面図を、(e)はマスク除去後の断面図を示している。

【0074】まず、同図(a)において、半導体チップ11の下面の電極（図示せず）を除いた部分に、第一マスク16を形成し（第一マスク形成工程）、続いて、同図(b)に示すように、第一めっき17を積層形成する（第一めっき形成工程）。ここで、第一めっき17を形成することにより、外部接続電極12の根元部分12aを積層形成している。

【0075】なお、触媒付着用マスク（図示せず）により、第一マスク16の開口部側面と半導体チップ11の電極上に触媒が付着しており、第一めっき17を寸法精度よく積層形成することができる。また、めっき材料は、通常、導電性に優れる金が使用されるが、これに限定するものではなく、アルミニウムなどの金属が、通常使用される。

【0076】続いて、同図(c)において、さらに、第一マスク16の外部接続電極における水平方向の突出部分を形成する領域を除いた部分に、第二マスク18を形成し（第二マスク形成工程）、続いて、同図(d)に示すように、第二めっき19を積層形成する（第二めっき形成工程）。ここで、第二めっき19を形成することにより、外部接続電極12の水平方向の突出部分12bを形成している。

【0077】次に、同図(e)に示すように、第一マスク16及び第二マスク17を除去し（マスク除去工程）、半導体チップ11に外部接続電極12が形成される。このようにすると、微細化された外部接続電極12を、寸法精度良く、かつ、生産効率良く生産できる。なお、同図(d)に示す第二めっき19を積層形成する際、同図(c)に示す第二マスク18を形成後、スパッタによって外部接続電極の水平方向の突出部分を積層形成することもできる。このようにすると、第二めっき17の厚さをより精度よく積層形成することができる。

【0078】また、第一マスク16の材料として、弾性



(8)

13

を有するポリイミド樹脂を使用し、かつ、同図 (d) に示す第二めっき19を積層形成した後、第二マスク18のみを除去する製造方法とするとよく、このようにすると、第一マスク16を積層形成する工程で弾性層13を形成することができるので、生産性を向上させることができる。

【0079】この半導体装置の製造方法によると、微細化された外部接続電極を、寸法精度良く、かつ、生産効率良く生産できる。なお、保護膜15は、同図 (c) に示した第二マスク18と同様の方法で形成することができる。また、図示していないが、外部接続電極12上のパンプは、めっき法、蒸着法、スパッタリング、印刷工法などにより形成することができる。

【0080】また、本発明における半導体装置は、上記製造方法に限定されるものではなく、図7に示すように、外部接続電極12を半導体チップ11と別個に積層形成し、この外部接続電極12を、導電性材料（具体的には、導電性ペースト32や導電性接着剤など）を用いて半導体チップ11の電極と電気的に接続させる方法によっても製造することができる。

【0081】同図 (a) において、ガラスなどからなる積層プレート30に、外部接続電極12の突出部分12bの位置、形状に応じて、第一マスク16bを形成し（第一マスク形成工程）、続いて、同図 (b) に示すように、第一めっき17bを積層形成する（第一めっき形成工程）。ここで、第一めっき17bを形成することにより、外部接続電極12の突出部分12bを積層形成している。

【0082】続いて、同図 (c) において、第一マスク16bと第一めっき17b上に、外部接続電極における根元部分の位置、形状に応じて、第二マスク18bを形成し（第二マスク形成工程）、続いて、同図 (d) に示すように、第二めっき19bを積層形成する（第二めっき形成工程）。ここで、第二めっき19bを形成することにより、外部接続電極12の根元部分12aを形成している。

【0083】次に、同図 (e) に示すように、マスク16b、18bに積層形成された外部接続電極12を、根元部分12a及び／又は半導体チップ11の電極（図示せず）に導電性材料（導電性ペースト32）を介して、半導体チップ11の電極と電気的に接続し（接続工程）、さらに、積層プレート30を取り外すことにより、半導体チップ11に第一めっき17bおよび第二めっき19bからなる外部接続電極12が形成される。このようにすると、微細化された外部接続電極を、寸法精度良く、かつ、生産効率良く生産でき、さらに、半導体チップ11を容易に交換することができる。なお、第二マスク18b上に接着剤を塗布して、半導体チップ11と接着させることにより、外部接続電極12をより強固に半導体チップ11の電極と接続させることができる。

14

【0084】さらにまた、本発明における半導体装置は、図8に示すように、電界めっき法によっても製造することができる。まず、同図 (a) において、半導体チップ11の下面の電極（図示せず）を除いた部分に、第一マスク16を形成し（第一マスク形成工程）、続いて、同図 (b) に示すように、第一めっき17cを積層形成する（第一めっき形成工程）。ここで、電界めっき法によって、先端部が半球状に突出した第一めっき17c、すなわち、外部接続電極12の根元部分12aを積層形成している。

【0085】続いて、同図 (c) において、さらに、第一マスク16の外部接続電極における水平方向の突出部分を形成する領域を除いた部分に、第二マスク18cを形成し（第二マスク形成工程）、続いて、同図 (d) に示すように、第二めっき19cを積層形成する（第二めっき形成工程）。ここで、第二めっき19cを形成することにより、外部接続電極12の水平方向の突出部分12bを形成している。

【0086】次に、同図 (e) に示すように、第一マスク16c及び第二マスク17cを除去し（マスク除去工程）、半導体チップ11に外部接続電極12が形成される。このように、電界めっき法によっても、微細化された外部接続電極12を、寸法精度良く、かつ、生産効率良く生産できる。また、第一めっき17cの先端部を第一マスク16から突出した半球状の形状に形成し、さらに、第二マスク18cを第一めっき17cの球面を一部覆うように形成することにより、側面形状が、L字状の外部接続電極を積層形成することができる。

【0087】次に、本発明における半導体装置の実装構造の実施形態について説明する。

「半導体装置の実装構造」図9は、本発明における半導体装置の実装構造の実施形態を説明するための概略拡大図を示しており、(a) は半導体装置を搭載する前の断面図を、(b) は半導体装置を実装した後の断面図を示している。

【0088】同図 (b) において、半導体装置の実装構造は、半導体装置1を被搭載物である基板2に実装した半導体装置の実装構造であって、半導体装置1の外部接続電極12が、基板2に形成された被接続電極である基板配線21と電気的に接続し、かつ、半導体チップ11が接着樹脂3により、基板2に接着された構成としてある。

【0089】また、外部接続電極12は、突出部分12bおよび根元部分12aが弾性変形を維持した状態で、パンプ22を介して基板配線21と当接しているため、外部接続電極12やパンプ22上面の平面度（コボラナリティー）のばらつきを吸収し、半導体装置1を実装する際に、半導体装置1を基板2に押しつける外力を低減でき、半導体装置1や基板2にダメージを与える危険性を排除できる。ここで、好ましくは、基板配線21上に

(9)

15

パンプ 22 を形成するとよく、このようにすると、外部接続電極を水平方向に積層形成することができるので、先端が傾斜した外部接続電極を積層形成しなくても済み、生産性が改善される。

【0090】また、半導体装置 1 は、接着剤 3 を介して基板 2 に接着されているので、周囲温度が変化すると、接着剤 3 と外部接続電極 12 の異なる線膨張係数に起因して、パンプ 22 と半導体チップ 11 の電極との距離が変動するが、この変動変位を外部接続電極 12 の弾性変位で吸収するので、外部接続電極 12 とパンプ 22 が接触状態を維持でき、結果的に、電気的な接続信頼性を向上させることができる。

【0091】また、ピッチが  $1.0.0\text{ }\mu\text{m}$  以下となる微細な外部接続電極 12 は、半田ペーストを用いた接合が技術的に困難であるのに対し、外部接続電極 12 をパンプ 22 と当接させることにより電気的に接続させ、半導体チップ 11 を接着剤 3 により機械的に接合させることにより、半導体装置 1 や基板 2 にダメージを与えることなく、半導体装置 1 の小型化、高密度実装化を図ることができる。

【0092】また、半導体装置 1 と基板 2 の間に、スペーサ 23 を設けた構成とするとよく、このようにすると、半導体装置 1 の高さ方向の位置を、容易かつ精度良く位置決めできるので、外部接続電極 12 の弾性変位を好適に設定することができる。なお、スペーサ 23 は、この形状に限定するものではなく、たとえば、半導体装置 1 の角部にそれぞれ配設し、半導体装置 1 の位置決めの係止部などを形成してもよい。また、スペーサ 23 は、半導体装置 1 又は基板 2 にあらかじめ取り付けられる構造としてもよい。

【0093】(半導体装置の実装構造の第一応用例) また、本発明における半導体装置の実装構造は、上記構造に限定するものではなく、たとえば、図 10 に示すように、弾性層 13 を有する半導体装置 1 を用いることもでき、このようにすると、半導体装置 1 は、外部接続電極 12 が弾性変形する際、弾性層 13 も変形するので、外部接続電極 12 の弾性力に弾性層 13 の弾性力も付加され、実装するときの荷重および外部接続電極 12 に蓄えられる弾性変形を調節することができる。したがって、外部接続電極 12 とパンプ 22 の接触面圧を高く設定することができるので、電気的な接続信頼性をより向上させることができる。

【0094】(半導体装置の実装構造の第二応用例) また、たとえば、図 11 に示すように、弾性層 13、パンプ 14 及び保護膜 15 を有する半導体装置 1 を用いることもできる。なお、この実装構造においては、外部接続電極 12 上にパンプ 14 を形成してあるので、基板配線にパンプを設けていない。

【0095】このようにすると、外部接続電極 12 は、保護膜 15 により接着樹脂 3 とほとんど接触せず、半導

16

体装置の温度上昇による変動変位に対して、接着剤 3 の悪影響を受けずに弾性変形しやすい構造となるので、より確実に基板配線 21 と電気的に接続でき、接続信頼性が向上する。また、保護膜 15 により、外部接続電極 12 が基板配線 21 と接触する危険性が排除されるので、実装が容易になり、かつ、半導体装置のショート不良に対する信頼性を高めることができる。

【0096】(半導体装置の実装構造の第三応用例) なお、本発明における半導体装置の実装構造は、様々な応用例を有しており、たとえば、図 12 に示すように、外部接続電極 12 の突出部分 12b を外側方向に突出させ、対向する基板配線 21 の間に凹部 34 を形成する構成としてもよく、このようにすると、外部接続電極 12 又は基板配線 21 にパンプを設けなくても、外部接続電極 12 が弾性変形を維持した状態で、基板配線 21 と当接することができる。

【0097】次に、本発明における半導体装置の実装方法の実施形態について説明する。

「半導体装置の実装方法」本発明における半導体装置の実装方法は、まず、図 9 (a) に示すように、基板 2 の基板配線 21 に、弾性変形を維持した状態で当接することにより、電気的に接続される外部接続電極 12 を有する半導体装置 1 を、基板 2 に実装する半導体装置の実装方法であって、まず、半導体装置 1 を基板 2 に接着させるための接着樹脂 3 を、あらかじめ基板 2 に塗布する(接着樹脂塗布工程)。

【0098】続いて、外部接続電極 12 が、弾性変形を維持した状態で、基板配線 21 と当接するように、たとえば、半導体装置 1 に外力(荷重)を加えた状態で接着樹脂 3 を硬化させる(接着工程)。

【0099】ここで、半導体装置 1 は、外部接続電極 12 がパンプ 22 と対向するように位置合わせされ、フェイスダウンされ基板 2 に押しつけられると、接着樹脂 3 が押し広げられるとともに、外部接続電極 12 が弾性変形した状態でパンプ 22 と当接して電気的に接続する。このようにすると、外部接続電極 12 の弾性変位の範囲内で、すなわち、低荷重で外部接続電極 12 と基板配線 21 を接続することができるので、半導体装置 1 や基板 2 にダメージを与える危険性を排除し、また、電気的な接続信頼性を高めることができる。

【0100】なお、半導体装置 1 は、基板 2 に押しつけられる際、接着樹脂 3 と接触するので、そのまま接着樹脂 3 を硬化させると、基板 2 に固定される。また、接着樹脂 3 が供給される回数は、一回に限定するものではなく、たとえば、仮接着し、ショートチェックを行ない合格品のみ、本接着を行なう方法としてもよい。また、接着剤 3 は、基板 2 上への塗布に限定するものではなく、半導体チップ 11 に塗布したり、あるいは、基板 2 と半導体チップ 11 の両方に塗布することができる。

【0101】また、半導体装置 1 に外力を加える際、外

(10)

17

力として、接着樹脂3が硬化するときに発生する収縮力を利用するとよく、このようにすると、半導体装置1を基板2に押しつける加圧装置を小型化でき、また、加圧装置をコストダウンすることができる。

【0102】このように、本発明は、半導体装置の実装方法としても有効であり、この実装方法によれば、大きな弾性変位を蓄えることが可能な外部接続電極を有する半導体装置を、生産性および品質に優れた方法で実装することができる。

【0103】

【発明の効果】以上説明したように、本発明における半導体装置とその製造方法及び半導体装置の実装構造とその実装方法によれば、半導体装置は、大きな弾性変位を蓄えることのできる外部接続電極を積層形成することで、実装する際、低荷重で外部接続電極やパンプ高さのばらつきを吸収し、基板及び半導体装置へダメージを与える危険性を排除でき、さらに、実装後においては、温度変化にともなう半導体チップの電極と被接続電極との変位に対して、良好な電氣的接続を得ることができる。また、微細な外部接続電極であっても、積層形成できるので、半導体装置の小型化、多ピン化及び高密度実装化を実現することができる。

【図面の簡単な説明】

【図1】図1は、本発明における半導体装置の実施形態を説明するための概略拡大図を示しており、(a)は断面図を、(b)は外部接続電極の外観図を、(c)は第一応用例を説明するための断面図を、(d)は第二応用例を説明するための断面図を示している。

【図2】図2は、本発明における半導体装置を実装したときの金属電極における荷重と変位の関係を模式的に表したグラフである。

【図3】図3は、本発明における半導体装置の外部接続電極の応用例を説明するための概略拡大図を示しており、(a)は側面形状が逆さT字状の外部接続電極の外観図を、(b)は上面形状が屈曲部を有する外部接続電極の外観図を示している。

【図4】図4は、本発明における半導体の外部接続電極の配置を説明するための概略拡大底面図を示している。

【図5】図5は、本発明における半導体の外部接続電極の突出部分の突出方向を説明するための概略拡大底面図を示している。

【図6】図6は、本発明に係る半導体装置の製造方法を説明するための拡大概略図を示しており、(a)は第一マスク形成後の断面図を、(b)は第一めっき形成後の断面図を、(c)は第二マスク形成後の断面図を、(d)は第二めっき形成後の断面図を、(e)はマスク除去後の断面図を示している。

【図7】図7は、本発明に係る半導体装置の製造方法の応用例を説明するための拡大概略図を示しており、

(a)は第一マスク形成後の断面図を、(b)は第一め

18

つき形成後の断面図を、(c)は第二マスク形成後の断面図を、(d)は第二めっき形成後の断面図を、(e)は半導体チップと接続後の断面図を示している。

【図8】図8は、本発明に係る半導体装置の製造方法の応用例を説明するための拡大概略図を示しており、

(a)は第一マスク形成後の断面図を、(b)は第一めっき形成後の断面図を、(c)は第二マスク形成後の断面図を、(d)は第二めっき形成後の断面図を、(e)はマスク除去後の断面図を示している。

【図9】図9は、本発明における半導体装置の実装構造の実施形態を説明するための概略拡大図を示しており、

(a)は半導体装置を搭載する前の断面図を、(b)は半導体装置を実装した後の断面図を示している。

【図10】図10は、本発明における半導体装置の実装構造の第一応用例を説明するための概略拡大図を示しており、(a)は半導体装置を搭載する前の断面図を、(b)は半導体装置を実装した後の断面図を示している。

【図11】図11は、本発明における半導体装置の実装構造の第二応用例を説明するための概略拡大図を示しており、(a)は半導体装置を搭載する前の断面図を、

(b)は半導体装置を実装した後の断面図を示している。

【図12】図12は、本発明における半導体装置の実装構造の第三応用例を説明するための概略拡大図を示しており、(a)は半導体装置を搭載する前の断面図を、

(b)は半導体装置を実装した後の断面図を示している。

【図13】図13は、従来例における半導体装置とその実装方法を説明するための概略図を示しており、(a)は実装前における断面図を、(b)は実装後における断面図を示している。

【図14】図14は、従来技術による半導体装置を実装したときの金属電極における荷重と変位の関係を模式的に表したグラフである。

【符号の説明】

1, 1 b, 1 c 半導体装置  
2 基板  
3 接着樹脂

1-1 半導体チップ

1-2 外部接続電極

1-2 a 根元部分

1-2 b 突出部分

1-2 c 屈曲部

1-3 弾性層

1-4 パンプ

1-5 保護層

1-6, 1-6 b 第一マスク

1-7, 1-7 b, 1-7 c 第一めっき

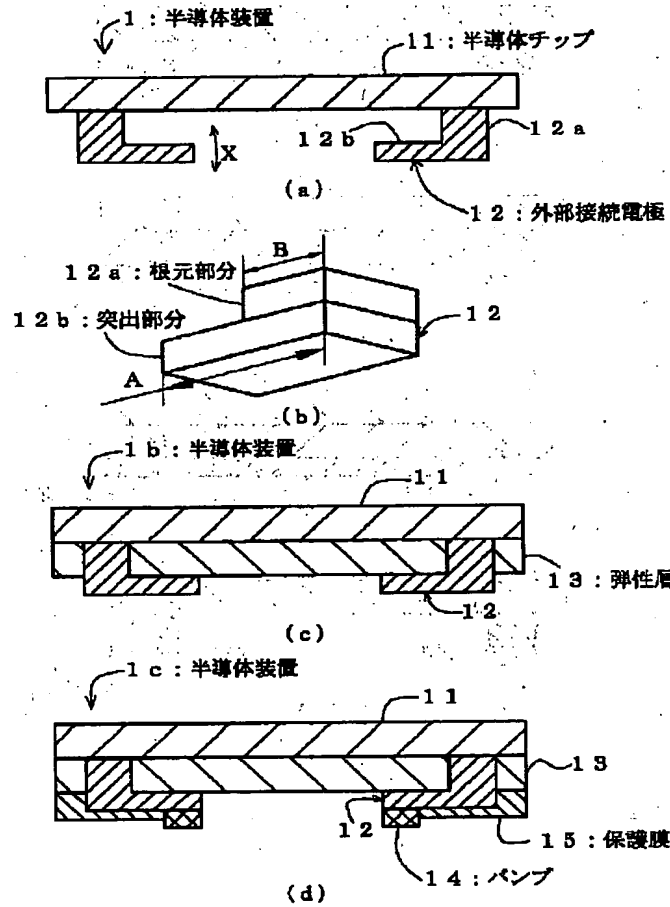
1-8, 1-8 b, 1-8 c 第二マスク

50

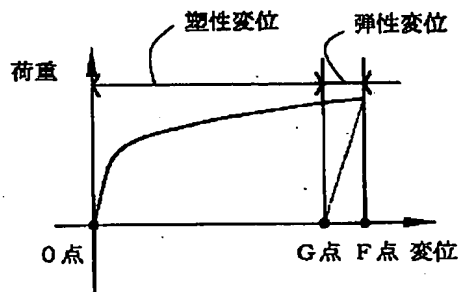
(11)

- 19, 19b, 19c 第二めっき  
21 基板配線  
22 パンプ  
23 スペーサ  
30 積層プレート  
32 導電性ペースト

【図1】



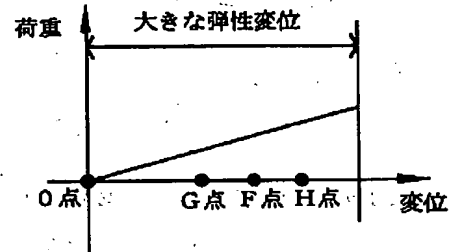
【図14】



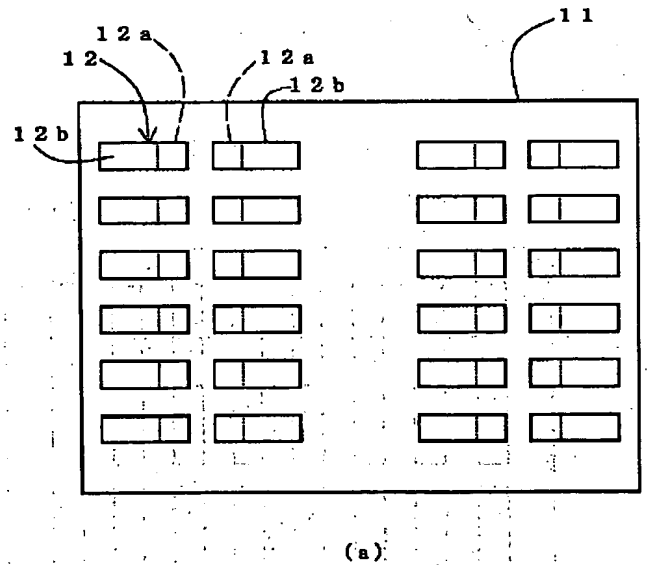
20

- 34 凹部  
110 半導体装置  
120 接着樹脂  
130 基板  
111 金属電極  
131 基板配線

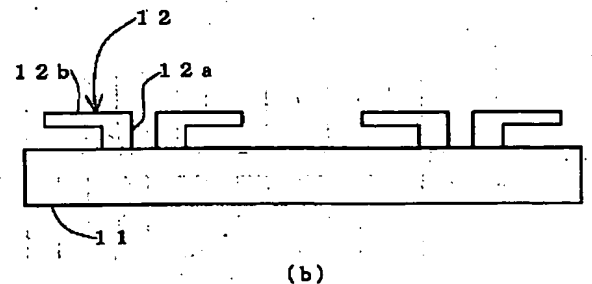
【図2】



【図5】



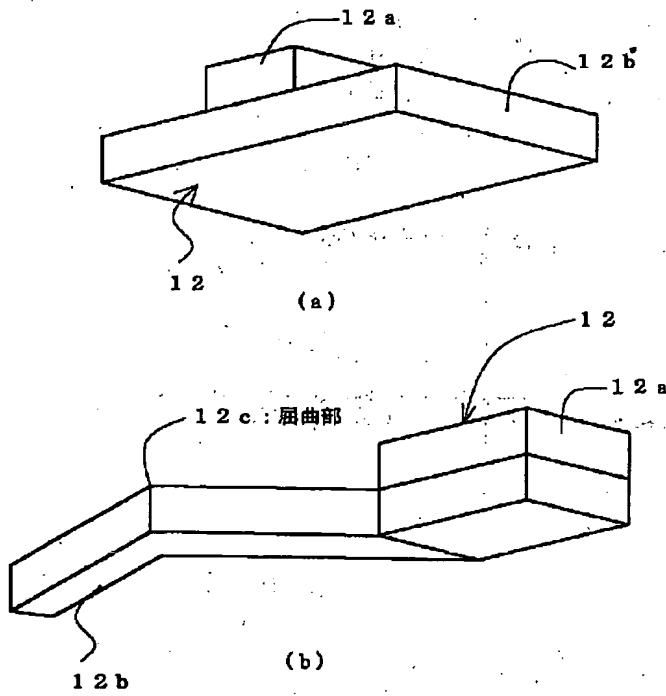
(a)



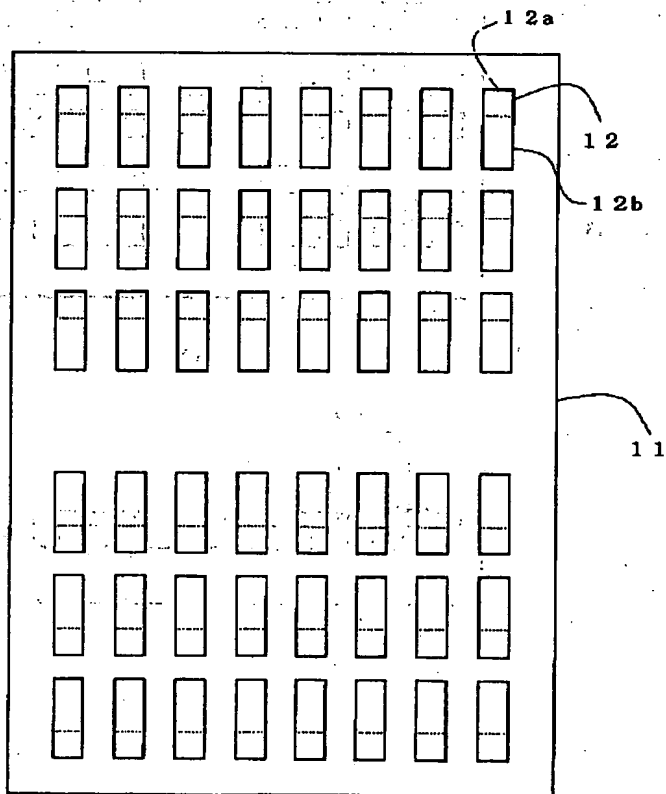
(b)

(12)

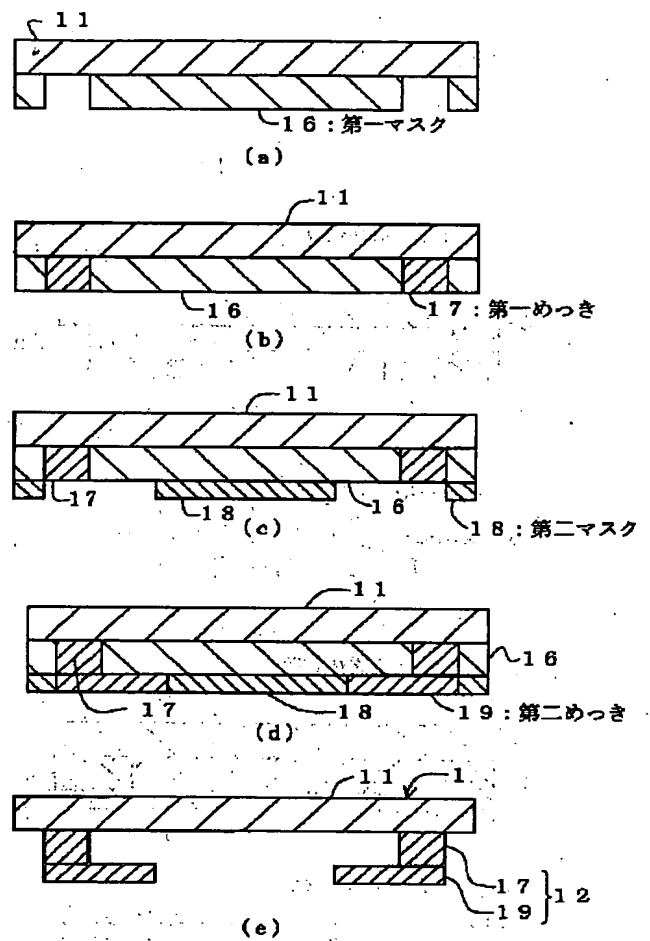
【図3】



【図4】

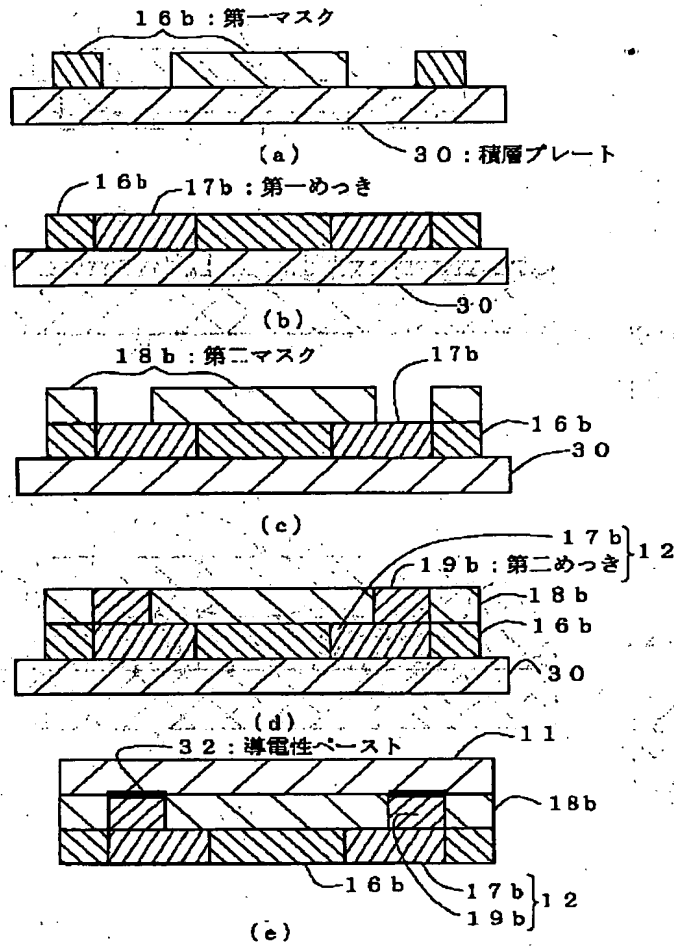


【図6】

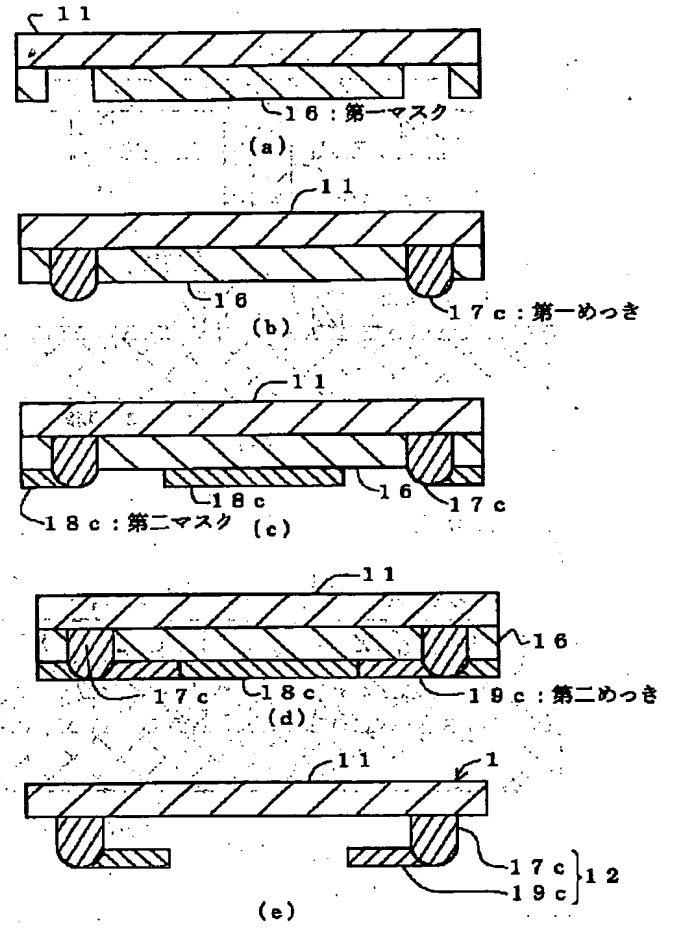


(13)

【図7】

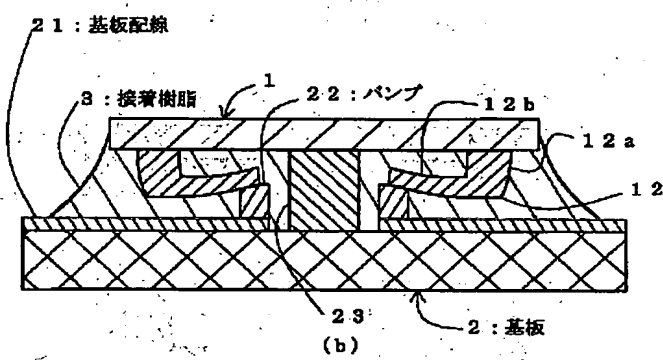
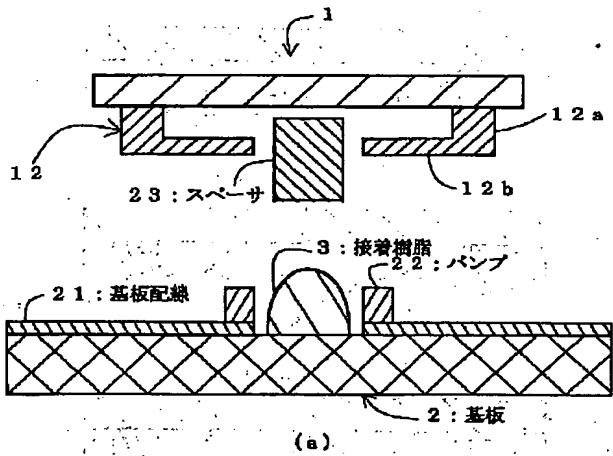


【図8】

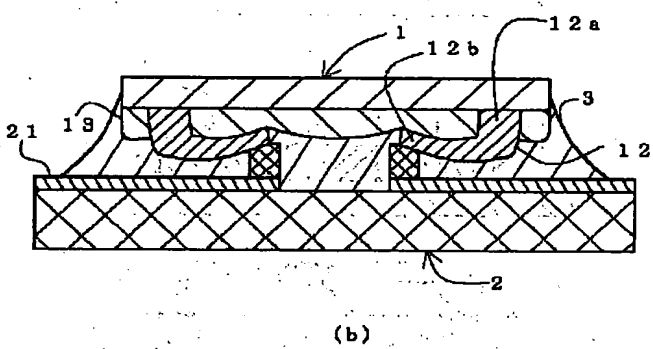
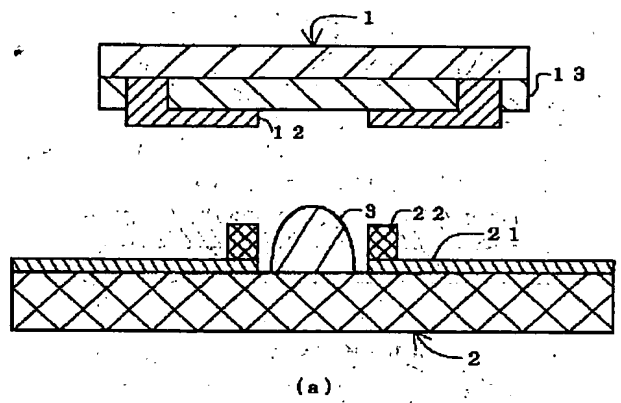


(14)

【図9】

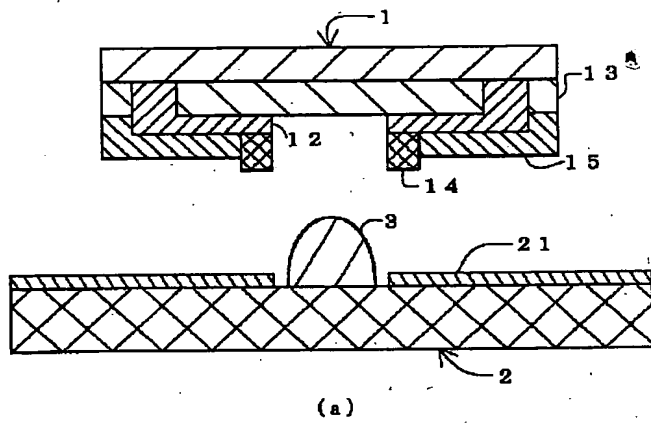


【図10】

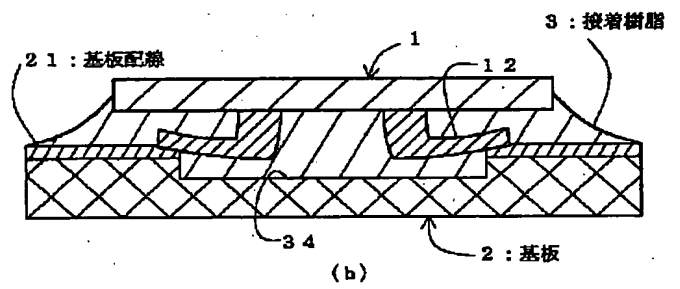
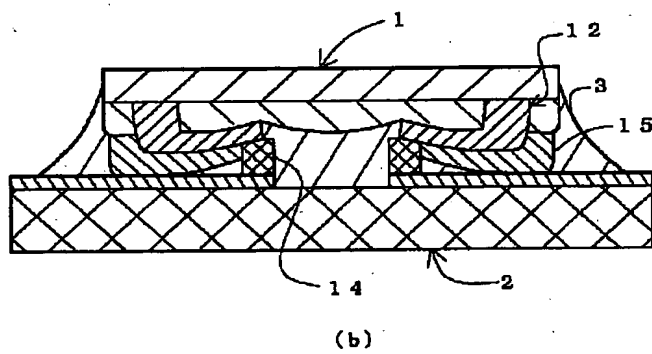
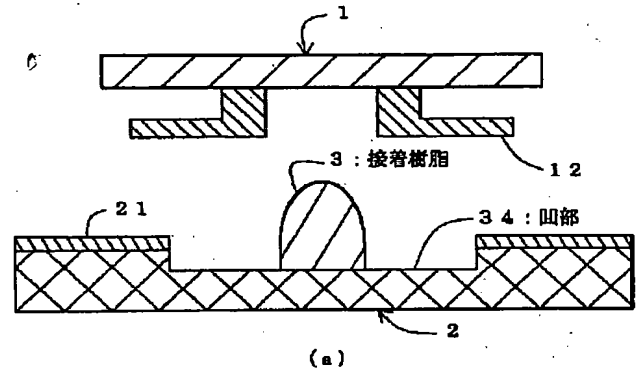


(15)

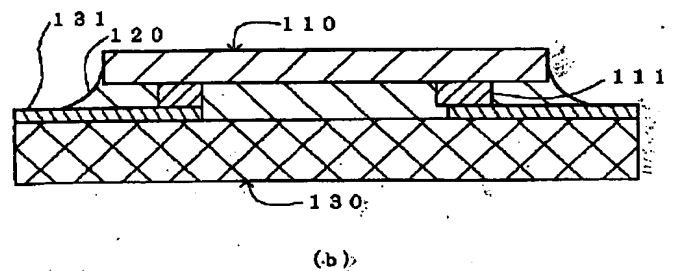
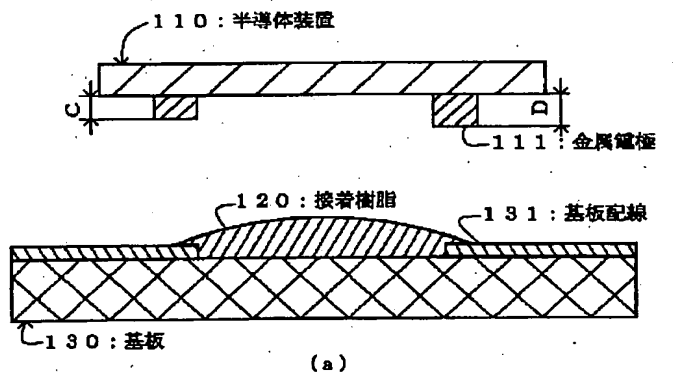
【図11】



【図12】



【図13】





**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**